

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-318857

(P2003-318857A)

(43) 公開日 平成15年11月7日 (2003. 11. 7)

(51) Int.Cl.⁷

識別記号

F I

テーマコード* (参考)

H 0 4 J 11/00

H 0 4 J 11/00

Z 5 C 0 2 5

H 0 4 H 1/00

H 0 4 H 1/00

A 5 K 0 2 2

H 0 4 N 5/44

H 0 4 N 5/44

Z

5/455

5/455

審査請求 未請求 請求項の数 8 O L (全 19 頁)

(21) 出願番号 特願2002-123775(P2002-123775)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(22) 出願日 平成14年4月25日 (2002. 4. 25)

(72) 発明者 有田 栄治

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 井戸 純

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100089233

弁理士 吉田 茂明 (外2名)

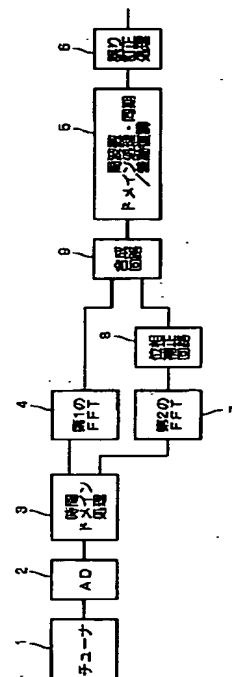
最終頁に続く

(54) 【発明の名称】 デジタル放送受信機

(57) 【要約】

【課題】 地上波デジタルテレビジョン放送及び地上波デジタル音声放送システムにおいて、ガードインターバル信号を有効に利用したデジタル放送受信機を提供する。

【解決手段】 F F T 取り込み開始ポイントの異なる2つの出力信号を第1および第2の F F T 部 4、7 に与え、それぞれにおいて周波数領域への変換を行った後、両出力信号間の周波数領域での位相差を位相補正回路 8 にて無くし、両出力信号を合成回路 9 にて合成する。合成後の信号は、F F T 取り込み開始ポイントの時間差の分だけ信号の電力が増えており、雑音電力に対する信号電力を増加させることができる。その結果、C/N 比が向上し、耐エラー性能が改善する。すなわち、ガードインターバル信号を有効に利用でき、また、時間ダイバーシティ効果が得られ、復調性能を高めることができる。



【特許請求の範囲】

【請求項 1】 主信号と前記主信号の一部分と同じデータ内容のガードインターバルとを時間領域において含むデジタル放送信号を受信可能な受信部と、前記受信部の出力を受け、前記ガードインターバルの期間内の一点から所定の期間、受信したデジタル放送信号を第 1 信号とし、さらに、前記ガードインターバルの期間内の前記一点よりも時間が前後する他の一点から前記所定の期間、受信したデジタル放送信号を第 2 信号とし、前記第 1 および第 2 信号を個別に周波数領域へと変換してそれぞれ第 1 および第 2 出力信号として出力する時間領域一周波数領域信号変換部と、前記時間領域一周波数領域信号変換部から出力される前記第 1 または第 2 出力信号の一方を受け、前記ガードインターバルの期間内の前記一点と前記他の一点との間の時間差に応じて、前記第 1 および第 2 出力信号間の周波数領域での位相差をなくすよう前記第 1 または第 2 出力信号の前記一方を補正する位相補正回路と、前記位相補正回路から出力される前記第 1 または第 2 出力信号の前記一方と前記時間領域一周波数領域信号部から出力される前記第 1 または第 2 出力信号の他方とを合成する合成回路とを備えるデジタル放送受信機。

【請求項 2】 請求項 1 に記載のデジタル放送受信機であって、前記時間領域一周波数領域信号変換部は、第 1 および第 2 のフーリエ変換回路を含み、前記第 1 のフーリエ変換回路は前記第 1 信号を周波数領域へと変換し、前記第 2 のフーリエ変換回路は前記第 2 信号を周波数領域へと変換するデジタル放送受信機。

【請求項 3】 請求項 1 に記載のデジタル放送受信機であって、前記時間領域一周波数領域信号変換部は、フーリエ変換回路を含み、前記フーリエ変換回路は、前記第 1 信号の周波数領域への変換と、前記第 2 信号の周波数領域への変換とを時分割で行うデジタル放送受信機。

【請求項 4】 請求項 1 に記載のデジタル放送受信機であって、前記時間領域一周波数領域信号変換部は、前記第 1 および第 2 信号の一方に対して、両信号の周波数帯域が重ならないよう変調を施す変調器と、前記第 1 および第 2 信号の他方の信号開始タイミングを前記一方の信号開始タイミングに合わせる遅延部と、前記変調器で変調された信号と前記遅延部から出力される信号とを加算する加算器と、フーリエ変換回路とを含み、前記フーリエ変換回路は、前記加算器の出力に対して周波数領域への変換を行い、周波数帯域の異なる前記第 1 および第 2 信号をそれぞれ周波数領域に変換して出力す

るデジタル放送受信機。

【請求項 5】 請求項 1 に記載のデジタル放送受信機であって、前記時間領域一周波数領域信号変換部は、時間ドメイン処理部を含み、前記時間ドメイン処理部は、前記デジタル放送信号のデータポイント数を規定する送信モードの情報と前記ガードインターバルのデータ長の情報とに応じて、前記第 2 信号の開始する前記他の一点を可変するデジタル放送受信機。

【請求項 6】 請求項 1 に記載のデジタル放送受信機であって、前記時間領域一周波数領域信号変換部は、時間ドメイン処理部を含み、前記時間ドメイン処理部は、前記デジタル放送信号とそれを遅延させた遅延信号との相関を算出し、その結果に応じて、前記第 2 信号の開始する前記他の一点を可変するデジタル放送受信機。

【請求項 7】 請求項 1 に記載のデジタル放送受信機であって、前記デジタル放送信号には、パイロット信号が含まれており、前記パイロット信号を検出して前記デジタル放送信号の位相誤差を検出する検出回路を更に備え、前記時間領域一周波数領域信号変換部は、時間ドメイン処理部を含み、前記時間ドメイン処理部は、前記位相誤差に応じて、前記第 2 信号の開始する前記他の一点を可変するデジタル放送受信機。

【請求項 8】 請求項 1 に記載のデジタル放送受信機であって、前記デジタル放送信号には、パイロット信号が含まれており、前記時間領域一周波数領域信号変換部から出力される前記第 1 および第 2 出力信号の一方から前記パイロット信号を検出する第 1 検出回路と、前記位相補正回路から出力される前記第 1 および第 2 出力信号の他方から前記パイロット信号を検出する第 2 検出回路と、前記第 1 および第 2 検出回路の検出結果同士を減算する減算器と、前記減算器の演算結果より前記パイロット信号の電力を算出する電力演算器とを更に備え、前記合成回路は、前記電力演算器の演算結果に応じて、前記時間領域一周波数領域信号変換部から出力される前記第 1 および第 2 出力信号の一方と前記位相補正回路から出力される前記第 1 および第 2 出力信号の他方との合成の割合を変化させるデジタル放送受信機。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】この発明は、地上波デジタルテレビジョン放送の受信機、および、地上波デジタル音声放送の受信機に関する。

【0002】

【従来の技術】地上波デジタルテレビジョン放送および地上波デジタル音声放送の放送方式は、電気通信技術審議会デジタル放送システム委員会報告書の「地上波デジタルテレビジョン放送方式の技術的条件」、および、電気通信技術審議会において答申された「地上波デジタル音声放送方式の技術的条件」に準拠することが一般的である。よって、ここでもそれにならう。

【0003】図17は、上記条件を満たす地上波デジタルテレビジョン放送受信機の一例を示す図である。なお、このブロック図は、例えば映像情報メディア学会誌 Vol. 54, No. 6, p. 905に記載のOFDM (Orthogonal Frequency Division Multiplex) 受信機の構成を詳細に表したものに相当する。

【0004】図17において、デジタルテレビジョン放送用チューナー1は、VHF帯(約90MHz~約200MHz)やUHF帯(約470MHz~約770MHz)から、ユーザの希望する放送チャンネルの帯域を受信する。そして、受信波を、例えば57MHzを中心周波数とするIF (Intermediate Frequency) に変換する。

【0005】デジタルテレビジョン放送用チューナー1の出力はAD (Analog→Digital) 変換器2でデジタル信号に変換され、時間ドメイン処理部40に入力される。

【0006】時間ドメイン処理部40は、時間領域で表現された受信波に対して信号処理を行うブロックであり、時間軸データに対してフィルタ処理やキャリアクロックなどのリカバリ処理を行い、さらに、次に述べるFFT (Fast Fourier Transform) 部4の取り込み位置を決定して、FFT部4にデータを転送するなどの処理を行う。

【0007】時間ドメイン処理部40の出力はFFT部4に与えられ、その出力中に含まれる複数のキャリア(搬送波)の周波数と信号強度とを算出する高速フーリエ変換処理が施されて周波数領域の信号となる。この高速フーリエ変換においては、例えば地上波デジタルテレビジョン放送の場合、2048 (2k)、4096 (4k)、8192 (8k) [本/シンボル] のいずれかのサブキャリア数 (=データポイント数 [点/シンボル]) の送信モードで変換が行われる。すなわち、送信モード1では2048個のデータを取り込み、2kFFTを実行し、周波数領域データに変換する。送信モード2では4096個のデータを取り込み、4kFFTを実行、送信モード3では8192個のデータを取り込み、8kFFTを実行する。なお、各サブキャリア数においては有効サブキャリア数は1405、2809、5617となっている。また、地上波デジタル音声放送の3セグメント1チャンネル送信の場合は、0. 5

k、1k、2kのデータポイント数で変換が行われる。

【0008】そして、FFT部4の出力は、周波数ドメイン処理・同期/差動復調部5に与えられる。周波数ドメイン処理・同期/差動復調部5においては、周波数ドメインに変換された受信波中のキャリアのTMCC (Transmission and Multiplex Configuration Control) 信号のデータ処理や、キャリアの周波数のずれを検出してPLL (Phase Locked Loop) 回路等を用いて補正処理が行われる。そしてさらに、各サブキャリアの変調方式に応じて、OFDMの差動復調又は伝送路推定補正による同期復調も行われる。

【0009】周波数ドメイン処理・同期/差動復調部5の出力は誤り訂正処理部6に与えられ、そこで信号の誤り訂正処理が行われる。なお、誤り訂正処理部6においては、デインタリーブ処理も行われる。なお、デジタルテレビジョン放送に関する上記条件においては、伝送態様として最大3階層まで設定可能とされており、デインタリーブ処理の深さや誤り訂正処理における畳み込み符号化率などを階層に応じて変化させることが可能である。そして、誤り訂正処理部6の出力は、図示しない後段の信号処理部、例えばMPEG (Moving Picture Experts Group) システム復号機等に出力される。

【0010】なお、上記の各部は、CPU (Central Processing Unit) などで構成される図示しない制御機により制御される。

【0011】図18は、地上波デジタルテレビジョン放送および地上波デジタル音声放送の、時間領域での信号の一部とFFT部4のデータ取り込み期間とを示した図である。地上波デジタルテレビジョン放送および地上波デジタル音声放送はフレーム単位で送信され、更に、各フレームは図18に示すようなシンボルが204個集まって構成される。

【0012】さて、1つのシンボルにおいては、図18に示すように、各シンボル中の主信号SGの先頭に、OFDM送信における妨害排除のためのガードインターバルGIが設けられている。このガードインターバルGIは、主信号SG中の後半の一部分SG1と同じデータ内容となっている。すなわち、言い換えると、このガードインターバルGIと主信号SG中の一部分SG1とが、同じ内容として2回伝送されている。

【0013】ガードインターバルGIが設けられることにより、遅延波に起因する符号間干渉が生じたとしても主信号SGの部分のデータを受信機側で精度よく復調することが可能となる。なお、ガードインターバルGIは、主信号中の一部分SG1と同じデータ内容であることから、受信機側でガードインターバルGIと主信号中の一部分SG1との相関を計算することで送受信のタイミングを同期させることができ、受信には重複しないデータのみを用いる。

【0014】このガードインターバルGIのデータ長

は、主信号SGのデータ長に対して、1/32、1/16、1/8、1/4のいずれかとなるよう選択されて送信される。なお、デジタル放送の変調方式を規定する送信モードと、上記のガードインターバルGIのデータ長とは、TMC C信号として「変更通知」の情報を送信しない限り、送信中に変更されることはない。また、これらモードの情報およびガードインターバル長の情報は、受信の始めに時間ドメイン処理部40において検出される。

【0015】なお、時間ドメイン処理部40においては、図18に示したガードインターバルGIと主信号中の一部分SG1との相関が計算され、クロック、キャリア周波数等の再生処理が行なわれる。またさらに同部においては、受信機側で決定された、ガードインターバルGIの期間内のFFT取り込みポイントから、送信モードと同一のデータ数の取り込みが開始される。

【0016】ここでFFT取り込み開始ポイントは、ガードインターバルを利用した相関の情報やその他の情報により、その妨害排除能力等が最適となるように受信機によって決定される。

【0017】

【発明が解決しようとする課題】地上波デジタルテレビジョン放送または地上波デジタル音声放送の、従来のデジタル放送受信機では、ガードインターバル信号の部分を送受信の同期および妨害排除のためのガード領域としてしか使用していなかった。すなわち、主信号SGの電力の1/32、1/16、1/8、1/4を妨害排除のためのガード領域としてしか使用せず、その電力を有効な性能改善に利用していないという問題点があった。

【0018】そこで、この発明の課題は、地上波デジタルテレビジョン放送及び地上波デジタル音声放送システムにおいて、ガードインターバル信号を有効に利用したデジタル放送受信機を提供することにある。

【0019】

【課題を解決するための手段】請求項1に記載の発明は、主信号と前記主信号の一部分と同じデータ内容のガードインターバルとを時間領域において含むデジタル放送信号を受信可能な受信部と、前記受信部の出力を受け、前記ガードインターバルの期間内の一点から所定の期間、受信したデジタル放送信号を第1信号とし、さらに、前記ガードインターバルの期間内の前記一点よりも時間が前後する他の一点から前記所定の期間、受信したデジタル放送信号を第2信号とし、前記第1および第2信号を個別に周波数領域へと変換してそれぞれ第1および第2出力信号として出力する時間領域一周波数領域信号変換部と、前記時間領域一周波数領域信号変換部から出力される前記第1または第2出力信号の一方を受け、前記ガードインターバルの期間内の前記一点と前記他の一点との間の時間差に応じて、前記第1および第2出力信号間の周波数領域での位相差をなくすよう前記第1または第2出力信号の前記一方を補正する位相補正回路

と、前記位相補正回路から出力される前記第1または第2出力信号の前記一方と前記時間領域一周波数領域信号部から出力される前記第1または第2出力信号の他方とを合成する合成回路とを備えるデジタル放送受信機である。

【0020】請求項2に記載の発明は、請求項1に記載のデジタル放送受信機であって、前記時間領域一周波数領域信号変換部は、第1および第2のフーリエ変換回路を含み、前記第1のフーリエ変換回路は前記第1信号を周波数領域へと変換し、前記第2のフーリエ変換回路は前記第2信号を周波数領域へと変換するデジタル放送受信機である。

【0021】請求項3に記載の発明は、請求項1に記載のデジタル放送受信機であって、前記時間領域一周波数領域信号変換部は、フーリエ変換回路を含み、前記フーリエ変換回路は、前記第1信号の周波数領域への変換と、前記第2信号の周波数領域への変換とを時分割で行うデジタル放送受信機である。

【0022】請求項4に記載の発明は、請求項1に記載のデジタル放送受信機であって、前記時間領域一周波数領域信号変換部は、前記第1および第2信号の一方に対して、両信号の周波数帯域が重ならないよう変調を施す変調器と、前記第1および第2信号の他方の信号開始タイミングを前記一方の信号開始タイミングに合わせる遅延部と、前記変調器で変調された信号と前記遅延部から出力される信号とを加算する加算器と、フーリエ変換回路とを含み、前記フーリエ変換回路は、前記加算器の出力に対して周波数領域への変換を行い、周波数帯域の異なる前記第1および第2信号をそれぞれ周波数領域に変換して出力するデジタル放送受信機である。

【0023】請求項5に記載の発明は、請求項1に記載のデジタル放送受信機であって、前記時間領域一周波数領域信号変換部は、時間ドメイン処理部を含み、前記時間ドメイン処理部は、前記デジタル放送信号のデータポイント数を規定する送信モードの情報と前記ガードインターバルのデータ長の情報とに応じて、前記第2信号の開始する前記他の一点を可変するデジタル放送受信機である。

【0024】請求項6に記載の発明は、請求項1に記載のデジタル放送受信機であって、前記時間領域一周波数領域信号変換部は、時間ドメイン処理部を含み、前記時間ドメイン処理部は、前記デジタル放送信号とそれを遅延させた遅延信号との相関を算出し、その結果に応じて、前記第2信号の開始する前記他の一点を可変するデジタル放送受信機である。

【0025】請求項7に記載の発明は、請求項1に記載のデジタル放送受信機であって、前記デジタル放送信号には、パイロット信号が含まれており、前記パイロット信号を検出して前記デジタル放送信号の位相誤差を検出する検出回路を更に備え、前記時間領域一周波数領域信

号変換部は、時間ドメイン処理部を含み、前記時間ドメイン処理部は、前記位相誤差に応じて、前記第2信号の開始する前記他の一点を可変するデジタル放送受信機である。

【0026】請求項8に記載の発明は、請求項1に記載のデジタル放送受信機であって、前記デジタル放送信号には、パイロット信号が含まれており、前記時間領域一周波数領域信号変換部から出力される前記第1および第2出力信号の一方から前記パイロット信号を検出する第1検出回路と、前記位相補正回路から出力される前記第1および第2出力信号の他方から前記パイロット信号を検出する第2検出回路と、前記第1および第2検出回路の検出結果同士を減算する減算器と、前記減算器の演算結果より前記パイロット信号の電力を算出する電力演算器とを更に備え、前記合成回路は、前記電力演算器の演算結果に応じて、前記時間領域一周波数領域信号変換部から出力される前記第1および第2出力信号の一方と前記位相補正回路から出力される前記第1および第2出力信号の他方との合成の割合を変化させるデジタル放送受信機である。

【0027】

【発明の実施の形態】＜実施の形態1＞本実施の形態は、FFT取り込み開始ポイントの異なる2つの時間領域出力信号を第1および第2のFFT部に与え、それぞれにおいて周波数領域への変換を行った後、両出力信号間の周波数領域での位相差をなくし、両出力信号を合成するようにしたデジタル放送受信機である。

【0028】合成後の信号は、FFT取り込み開始ポイントの時間差の分だけ信号の電力が増えており、雑音電力に対する信号電力を増加させることができる。その結果、C/N比が向上し、耐エラー性能が改善する。すなわち、ガードインターバル信号を有効に利用したデジタル放送受信機が得られる。また、第1および第2出力信号を生成することで、時間ダイバーシティ効果が得られ、復調性能を高めることができる。

【0029】図1は本実施の形態に係るデジタル放送受信機を示す図である。なお、図1の各ブロックのうち、図17と同様の機能を有する要素については同一符号を付している。

【0030】図1に示すように、本実施の形態に係るデジタル放送受信機は、図17の時間ドメイン処理部40に代わって、二つの異なるFFT取り込み開始ポイントを設定し、後段の二つのFFTにそれぞれ信号を供給する時間ドメイン処理部3を備えている。そしてさらに、時間ドメイン処理部3の出力をそれぞれ受ける第1および第2のFFT部4、7と、第2のFFT部7の周波数領域での信号出力に各キャリアに併せて位相を補正する位相補正回路8と、第1のFFT部4の出力と位相補正回路8の出力とを合成して一つの周波数領域の信号とする合成回路9とを備えている。

【0031】その他の構成は図17に示したデジタル放送受信機と同様のため、説明を省略する。なお、図17に示したFFT部4については、第2のFFT部7と区別するために、本実施の形態では第1のFFT部4として示している。また、本実施の形態においては、時間ドメイン処理部3、並びに、第1および第2のFFT部4、7を時間領域一周波数領域信号変換部と捉えることができる。

【0032】次に、動作について図2を用いて説明する。図2は、地上波デジタルテレビジョン放送および地上波デジタル音声放送の時間領域での信号の一部と、第1および第2のFFT部4、7のデータ取り込み期間とを示した図である。

【0033】チューナ1からの信号は、AD変換器2でデジタル信号に変換され、時間ドメイン処理部3に入力される。時間ドメイン処理部3は、デジタル放送データにフィルタ処理やキャリアクロックなどのリカバリ処理を行うとともに、1シンボル中において、ガードインターバルGI期間内の第1のFFT取り込み開始ポイントから第1のFFT取り込み期間の分、受信したデジタル放送信号を第1出力信号として出力する。そしてさらに、時間ドメイン処理部3は、時間差Xだけ第1のFFT取り込み開始ポイントよりも遅延したガードインターバルGI期間内の第2のFFT取り込み開始ポイントから第2のFFT取り込み期間の分、受信したデジタル放送信号を第2出力信号として出力する。

【0034】なお、時間ドメイン処理部3からの第1および第2出力信号としては、受信したデジタル放送信号の送信モードに応じて、所定のFFTデータポイント数の時間ドメイン信号が出力される。また、図2中の第1および第2のFFT取り込み期間は、主信号SGの期間と同じ長さである。

【0035】第1のFFT部4および第2のFFT部7は、第1および第2出力信号をそれぞれ完全に取得した後、高速フーリエ変換を施す。なお、第1のFFT部4の出力と第2のFFT部7の出力とが同期するよう、バッファ等を第1および第2のFFT部4、7内に設けてタイミング調整を実施する。高速フーリエ変換が施され、タイミング調整が行われた第1および第2出力信号のうち第2出力信号は位相補正回路8へ供給される。

【0036】ここで、第1出力信号をフーリエ変換の式で表すと以下ようになる。

【0037】

【数1】

$$g(t) \Rightarrow G(f)$$

【0038】なお、数1において、tは時間、g(t)は時間領域での信号、fは各サブキャリアの周波数、G(f)は周波数領域での信号、 \Rightarrow はフーリエ変換、をそれぞれ表す。

【0039】次に、時間領域で第1出力信号よりも時間

差Xの分だけ遅延がある第2出力信号は以下のように表される。

【0040】

【数2】

$$g(t-X) \Rightarrow G(f) e^{-2\pi j f X}$$

【0041】なお、数2において、数1と同じ記号は上記と同様の意味を表し、eは指数関数、jは虚数、をそれぞれ表す。

【0042】数1および数2から分かるように、第1出力信号と第2出力信号との間には、各サブキャリア周波数fと時間差Xとに比例した位相差（すなわちexp(−2πj f X)の指数部分）が存在する。この時間差Xの情報と各サブキャリア周波数fの情報とは、受信機において既知であるため、数2で表される第2出力信号に対して各サブキャリア毎に位相補正をかけることが可能である。

【0043】すなわち、数2の右辺にexp(2πj f X)を乗算することにより、exp(−2πj f X)の項を打ち消し、第2出力信号についても第1出力信号と同様の周波数領域信号G(f)を得ることができる。これにより、第2出力信号の分だけ信号電力が増加する。

【0044】位相補正回路8は、上記原理に基づいて設けられており、第2のFFT部7から出力される第2出力信号を受け、時間差Xに応じて第1および第2出力信号間の周波数領域での位相差をなくすよう第2出力信号を補正する。位相補正回路8の具体的構成については、例えば数値制御発振器(Numerical Controlled Oscillator)と位相回転回路(複素演算回路)とを組み合わせればよい。FFT処理の後には各サブキャリアが整数倍で連続しているため、時間差Xに比例した位相をアキュムレートし、数値制御発振器機と位相回転回路で補正すればよい。

【0045】さて、第2出力信号に位相補正を行なうことにより、位相補正後は第1および第2出力信号が同一信号となる。よって、第1のFFT部4からの第1出力信号と位相補正後の第2出力信号とを合成すれば、デジタル放送信号の信号電力が増加する。合成回路9はこの目的のために設けられている。

【0046】なお、信号の合成方法には、複数の信号を等利得で足し合わせる等利得合成法や、信号の包絡線比に応じて合成する最大比合成法等が知られているが、合成回路9に求められる回路構成に適った方法を採用すればよい。例えば等利得合成の場合ならば、第1および第2出力信号を加算するだけなので加算器が一つあればよく、合成回路9を簡単に構成することができる。

【0047】この合成した周波数領域の出力信号では、時間差Xの分だけ信号電力が増えたことになり、元の第1または第2出力信号を個別に取り出した場合に比べてC/N比が向上し、耐エラー性能が改善する。これは、

図2中の主信号SGのうちSG1aの部分の信号成分が増加するためである。

【0048】すなわち、本実施の形態に係るデジタル放送受信器によれば、位相補正回路8が、時間差Xに応じて第1および第2出力信号の周波数領域での位相差をなくすよう第2出力信号を補正する。そして、合成回路9が位相補正回路8の出力と第1のFFT部4からの出力とを合成する。よって、合成後の信号は、時間差Xの分だけ信号の電力が増え、雑音電力に対する信号電力を増加させることができる。その結果、C/N比が向上し、耐エラー性能が改善する。すなわち、ガードインターバル信号を有効に利用したデジタル放送受信機が得られる。また、第1および第2出力信号を生成することで、時間ダイバーシティ効果が得られ、復調性能を高めることができる。

【0049】また、本実施の形態においては、第1および第2のFFT部4、7を設けている。よって、1つのフーリエ変換回路で第1および第2出力信号の両方の信号処理を行う場合に比べ、信号処理の負担が少ない。

【0050】なお、本実施の形態においては、位相補正回路8を第2のFFT部7の後段に設けたが、位相補正は第1出力信号に行ってもよいので、その場合は位相補正回路8を第1のFFT部4の後段に設けてもよい。

【0051】＜実施の形態2＞実施の形態1では2つのFFT部を用いてガードインターバルを利用した時間ダイバーシティを実現したが、本実施の形態では、シンボル長以下の記憶容量を有する一つのシンボルメモリと、倍速で動作する倍速FFT部とを用いて同様の効果をもたらす例を示す。

【0052】図3は本実施の形態に係るデジタル放送受信機を示す図である。なお、図3の各ブロックのうち、図1と同様の機能を有する要素については同一符号を付している。ただし、時間ドメイン処理部3は、上述の第1および第2出力信号を出力する代わりに、第1および第2出力信号のうち早い方から遅い方までの期間（例えば図2において、第1のFFT取り込み開始ポイントから第2のFFT取り込み期間の終了するまでの期間）、受信したデジタル放送信号を第3出力信号として出力する。

【0053】図3に示すように、本実施の形態に係るデジタル放送受信機は、シンボル長以下の記憶容量を有するシンボルメモリ10と、シンボルメモリ10の出力を受ける倍速FFT部11と、倍速FFT部11からの2つの出力信号を記憶する第1および第2のメモリ12a、12bとを備える。

【0054】シンボルメモリ10は、時間ドメイン処理部3から出力される第3出力信号の各シンボルのデータを取り込んで、読み出しは取り込み時の倍速で行って後段の倍速FFT11に出力する。

【0055】倍速FFT11は、第3出力信号のうち上

述の第1出力信号に相当する部分の周波数領域への変換と、第2出力信号に相当する部分の周波数領域への変換とを時分割で第1および第2のFFT部4、7の倍速で行い、それぞれ周波数領域での第1および第2出力信号として出力する。

【0056】第1のメモリ12aは倍速FFT11からの第1出力信号を記憶し、第2のメモリ12bは倍速FFT11からの第2出力信号を記憶する。そして、第1のメモリ12aの出力は合成回路9に与えられ、第2のメモリ12bの出力は位相補正回路9に与えられる。そして、合成回路9において第1のメモリ12aの出力と位相補正回路9の出力との合成が行なわれる。

【0057】その他の構成は図1に示したデジタル放送受信機と同様のため、説明を省略する。なお、本実施の形態においては、時間ドメイン処理部3、シンボルメモリ10、倍速FFT部11、並びに、第1および第2のメモリ12a、12bを時間領域一周波数領域信号変換部と捉えることができる。

【0058】次に、動作について図4を用いて説明する。図4は、地上波デジタルテレビジョン放送および地上波デジタル音声放送の時間領域での信号の一部、シンボルメモリ10の動作、並びに、倍速FFT部11のデータ取り込み期間を示した図である。

【0059】時間ドメイン処理されたデジタル放送信号は、図4に示すように、実施の形態1の第1のFFT部4における第1のFFT取り込み開始ポイントに相当する時点からシンボルメモリ10に入力される。そして、実施の形態1の第2のFFT部7における第2のFFT取り込み期間の終点に相当する時点まで信号の取り込みが維持される。

【0060】ここでシンボルメモリ10の記憶容量は、必ずしも1シンボルのデータ長分を必要とするわけではない。すなわち、図4中のシンボルメモリ動作期間のように時間差Xと主信号SGとの合計期間のデータ長が記憶できる程度の記憶容量をシンボルメモリ10は備えておればよい。

【0061】シンボルメモリ10は倍速FFT部11に、まず実施の形態1の第1のFFT部4における第1のFFT取り込み期間に相当する分のFFTポイント数のデータを時間的に先頭の方から供給する。そして、倍速FFT部11は、その動作期間PD1において倍速でFFT処理を行い、第1のメモリ12aに周波数領域での第1出力信号を出力する。

【0062】次に、シンボルメモリ10は倍速FFT部11に、実施の形態1の第2のFFT部7における第2のFFT取り込み期間に相当する分のFFTポイント数のデータを、スタートアドレスを時間差Xの分だけオフセットしたところから供給する。そして、倍速FFT部11は、動作期間PD1に続く動作期間PD2において倍速でFFT処理を行い、第2のメモリ12bに周波数

領域での第2出力信号を出力する。

【0063】そして、第1および第2のメモリ12a、12bは互いに同期してそれぞれ、第1および第2出力信号を出力する。そして、第2出力信号については位相補正回路8が位相補正を行ない、合成回路9が第1および第2出力信号の合成を行なう。

【0064】本実施の形態に係るデジタル放送受信機によれば、倍速FFT部11が、第3出力信号のうち第1出力信号に相当する部分の周波数領域への変換と、第2出力信号に相当する部分の周波数領域への変換とを時分割で行い、それぞれ第1および第2出力信号として出力する。よって、1つのフーリエ変換回路で時間領域一周波数領域信号変換部が構成でき、時間領域一周波数領域信号変換部の回路構成を削減することができる。

【0065】なお、シンボルメモリ10の時間差Xのオフセット値を可変にして、時間ダイバーシティの効果を可変することも可能である。

【0066】＜実施の形態3＞本実施の形態も実施の形態1の変形例であり、時間差Xだけ遅延させて時間ドメイン処理部3から出力する第2出力信号を周波数変調して第1出力信号に重畳し、両信号を一括してFFT処理するデジタル放送受信機である。

【0067】図5は本実施の形態に係るデジタル放送受信機を示す図である。なお、図5の各ブロックのうち、図1と同様の機能を有する要素については同一符号を付している。

【0068】図5に示すように、本実施の形態に係るデジタル放送受信機は、時間ドメイン処理部3から出力される第2出力信号に対して、第1および第2出力信号の周波数帯域が重ならないよう変調を施す変調器13と、時間ドメイン処理部3から出力される第1出力信号の信号開始タイミングを第2出力信号の信号開始タイミングに合わせるための遅延部14とを備える。

【0069】またさらに、本実施の形態に係るデジタル放送受信機は、変調器13で変調された信号と遅延部14から出力される信号とを加算する加算器15と、加算器15の出力に対して周波数領域への変換を行い、周波数帯域の異なる第1および第2出力信号をそれぞれ周波数領域に変換して出力する、送信モードの倍のデータ数を処理可能な倍長FFT部16とを備える。なお、本実施の形態においては、時間ドメイン処理部3、変調部13、遅延部14、加算器15、並びに、倍長FFT部16を時間領域一周波数領域信号変換部と捉えることができる。

【0070】次に、動作について図6および図7を用いて説明する。図6は、地上波デジタルテレビジョン放送および地上波デジタル音声放送の時間領域での信号の一部、並びに、倍長FFT部16のデータ取り込み期間を示した図である。また、図7は変調器13により変調された第2出力信号と、第1出力信号との周波数領域での

10

20

30

40

50

配置を示す図である。

【0071】実施の形態1の場合と同様に、時間ドメイン処理部3では、第1のFFT取り込み開始ポイントからデータを取得して第1出力信号を出力し、第2のFFT取り込み開始ポイントからデータを取得して第2出力信号を出力する。これらの信号のうち第1出力信号については遅延部14で時間差Xの分だけ遅延させて、第1出力信号の信号開始タイミングを第2出力信号の信号開始タイミングに合わせる。

【0072】また、第2出力信号については変調器13が、第1出力信号と周波数帯域が重ならない周波数位置に配置を行う。そして加算器15が、遅延された第1出力信号と変調された第2出力信号との加算を行う。周波数領域を拡大しているため、この加算後のデータは、第1および第2出力信号の両方を含めた、データ数が倍のデータとなっている。

【0073】周波数領域での第2出力信号の配置の具体的方法としては、例えば図7に示すように、 f_L1 を中心周波数とする周波数帯域に第1出力信号が位置している場合に、ある周波数 f_Lc を対称軸として周波数領域で線対称となるよう、 f_L2 を中心周波数とする周波数帯域に第2出力信号を配置するようにすればよい。

【0074】第1および第2出力信号の周波数帯域は、地上波デジタルテレビジョン放送の場合ならば5.6MHzであるので、この場合、例えば $f_L1=4\text{MHz}$ 、 $f_Lc=8\text{MHz}$ 、 $f_L2=12\text{MHz}$ のように設定すればよい。

【0075】加算後の第1および第2出力信号は、送信モードの倍のデータ数の処理を行うことが可能な倍長FFT部16に入力される。倍長FFT部16では、加算器15の出力に対して周波数領域への変換を行い、周波数帯域の異なる第1および第2出力信号をそれぞれ周波数領域に変換して出力する。

【0076】そして、第1および第2出力信号は互いに同期してそれぞれ倍長FFT部16から出力され、第2出力信号については位相補正回路8が位相補正を行ない、合成回路9が第1および第2出力信号の合成を行う。

【0077】本実施の形態に係るデジタル放送受信機によれば、加算器15が、変調器13で変調された第2出力信号と遅延部14から出力される第1出力信号とを加算し、倍長FFT部16が、加算器15の出力に対して周波数領域への変換を行い、周波数帯域の異なる第1および第2出力信号をそれぞれ周波数領域に変換して出力する。

【0078】よって、時間領域で信号開始タイミングの異なる第1および第2出力信号を一括してフーリエ変換することが可能となる。一括処理ができれば、DSP (Digital Signal Processor) 等を用いてFFT処理を行う場合にFFT部の制御が簡単になる。また、1つの

フーリエ変換回路で時間領域一周波数領域信号変換部が構成でき、時間領域一周波数領域信号変換部の回路構成を削減することができる。

【0079】＜実施の形態4＞本実施の形態は、実施の形態1ないし3のデジタル放送受信機内の時間ドメイン処理部3において、第1のFFT取り込み開始ポイントと第2のFFT取り込み開始ポイントとをいかにして決定するかについて説明するものである。

【0080】すなわち、本実施の形態に係るデジタル放送受信機は、デジタル放送信号のデータポイント数を規定する送信モードの情報とガードインターバルのデータ長の情報とに応じて、第1および第2のFFT取り込み開始ポイントのうち少なくとも一方を可変する。これにより、デジタル放送信号の放送方式に応じて、時間ダイバーシティ効果を最大限に発揮させることが可能となる。

【0081】図8は、本実施の形態に係るデジタル放送受信機内の時間ドメイン処理部3の構成の一部を示す図である。図8に示すように、時間ドメイン処理部3は、デジタル放送信号のデータポイント数を規定する送信モードとガードインターバルのデータ長とに応じて、予め最適化して設定された時間差Xを記録したテーブル17を備える。そしてさらに、時間ドメイン処理部3は、加算器18と、シンボル中のデータ位置を出力するシンボルカウンタ19と、シンボルカウンタ19の値と第1のFFT取り込み開始ポイント値とが一致した場合に論理を出力する第1のイコールコンパレータ20bと、シンボルカウンタ19の値と第2のFFT取り込み開始ポイントとが一致した場合に論理を出力する第2のイコールコンパレータ20aとを備える。なお、テーブル17から出力される時間差Xの情報は、実施の形態1ないし3のデジタル放送受信機内の位相補正回路8にも与えられる。

【0082】次に、動作について図9を用いて説明する。図9は、各送信モードにおける信号のデータ数とガードインターバルの組み合わせとそのときの各時間差Xの一例を示したタイミングチャートである。

【0083】地上波デジタルテレビジョン放送および地上波デジタル音声放送の規格においては、ともに3つの送信モードと4つのガードインターバルのデータ長とが規定されている。送信モードに関しては、そのデータポイント数として、2k (2048)、4k (4096)、8k (8192)の3つが定義されており、ガードインターバルのデータ長に関しては、主信号のデータ長の1/32、1/16、1/8、1/4の4つが定義されている。よって、その組み合わせは $3 \times 4 = 12$ 通りになる。

【0084】例えば図9は地上波デジタルテレビジョン放送の場合のタイミングチャートであるが、2kモード信号の場合は、ガードインターバルG12kのデータ長は主信号SG2kのデータ長の1/16 (=128ポイント)

であり、4 kモード信号の場合は、ガードインターバル G I 4 k のデータ長が主信号 S G 4 k のデータ長の1/8 (=512ポイント)、8 kモード信号の場合は、ガードインターバル G I 8 k のデータ長が主信号 S G 8 k のデータ長の1/4 (=2048ポイント)となっている。これら送信モードとガードインターバルのデータ長との組み合わせは、あらかじめTMCC信号等により予告されない限り、受信中に変更されることはない。なお、それぞれの送信モードにおいて、時間差はX 2 k、X 4 k、X 8 kと異なっている。

【0085】第1のFFT取り込み開始ポイント、第2のFFT取り込み開始ポイント、および、両者の間の時間差については、様々に設定することが可能であるが、その設定の仕方によって時間ダイバーシティ効果に相違が現れる。もちろん、時間ダイバーシティ効果を最大限に発揮させることが望ましい。よって、本実施の形態では、予め実験等を行って最適化された、各送信モードおよび各ガードインターバルデータ長ごとの時間差の情報をテーブル17に記録しておくのである。そして、テーブル17の情報を参照して、第2のFFT取り込み開始ポイントを設定するのである。なお、第1のFFT取り込み開始ポイントについては、次の実施の形態において述べるように、公知の時間領域相関回路における時間軸でのガードインターバルと主信号との間の相関の算出結果から適宜設定が行われるので、ここではその生成方法について述べない。

【0086】送信モードの情報とガードインターバルのデータ長の情報とは、受信機自体において容易に判別可能、または、受信機内に設けられた記憶手段等により既知となっている。よって、時間ダイバーシティの効果を最適化するために、第1のFFT取り込み開始ポイントと第2のFFT取り込み開始ポイントの間の時間差Xを送信モードとガードインターバルのデータ長に応じて可変する。

【0087】テーブル17は送信モード情報とガードインターバルのデータ長の情報を得て、各送信モードおよび各ガードインターバルデータ長に適した時間差の情報を選択して出力する。出力された時間差の情報は、位相補正回路8に与えられるとともに、加算器18にも与えられる。

【0088】加算器18は、第1のFFT取り込み開始ポイント値の信号と、テーブル17から出力された時間差とを加算して、第2のFFT取り込み開始ポイント値の信号を生成する。第2のFFT取り込み開始ポイント値の信号は第2のイコールコンパレータ20aの一端に与えられる。

【0089】第2のイコールコンパレータ20aはシンボルカウンタ19の出力値と第2のFFT取り込み開始ポイント値とを比較し、両者が一致した場合に論理を出力する。

【0090】また、第1のFFT取り込み開始ポイント値の信号は第1のイコールコンパレータ20bの一端に与えられ、第1のイコールコンパレータ20bはシンボルカウンタ19の出力値と第1のFFT取り込み開始ポイント値とを比較し、両者が一致した場合に論理を出力する。

【0091】本実施の形態に係るデジタル放送受信機によれば、その時間ドメイン処理部3が、送信モードの情報とガードインターバルのデータ長の情報とに応じて、第2のFFT取り込み開始ポイントを可変する。よって、デジタル放送信号の放送方式に応じて、時間ダイバーシティ効果を最大限に発揮させることが可能となる。また、地上波デジタルテレビジョン放送、地上波デジタル音声放送の送信モードやガードインターバルのデータ長の組み合わせが変化した場合でも、最適な時間ダイバーシティを実現することができる。

【0092】なお、本実施の形態では、ガードインターバルのデータ長の情報と送信モードの情報から時間差の情報を出力させるために、テーブル17を使用するハードウェア的な構成を例示したが、受信機の制御を行なうCPU(Central ProcessingUnit)を用いてガードインターバルのデータ長の情報と送信モードの情報から時間差を算出するようソフトウェア的に処理して、上記と同様の機能を果たすことも可能である。

【0093】<実施の形態5>本実施の形態は、実施の形態4に係るデジタル放送受信機の変形例であり、実施の形態4において示した時間ドメイン処理部3の構成の一部に、ガードインターバルと主信号中の後半部の元データとの相関により得られた遅延プロファイルを用いて第1のFFT取り込み開始ポイントと第2のFFT取り込み開始ポイントを可変する機構をさらに備えたものである。

【0094】図10は、本実施の形態に係るデジタル放送受信機内の時間ドメイン処理部3の構成の一部を示す図である。図10に示すように、この時間ドメイン処理部3は図8の構成に加えてさらに、時間領域相関回路21、補正值作成回路22および乗算器23を備えている。

【0095】時間領域相関回路21は、デジタル放送受信信号と、その受信信号を主信号SGの期間だけ遅延させた遅延信号との相関を検出する公知の回路である。補正值作成回路22は、以下に詳述するように、時間領域相関回路21から出力される相関信号、第1のFFT取り込み開始ポイントの情報およびシンボルカウンタ19の情報を受けて遅延プロファイルを検出し、第2のFFT取り込み開始ポイントの補正值を出力する。乗算器23は、補正值作成回路22から出力される補正值をテーブル17から出力される時間差のデータに乗算して加算器18に出力する。

【0096】また、図11は補正值作成回路22の詳細

構成を示す図である。補正值作成回路22は、時間領域
相関回路21から出力される相関信号を受けてそのピー
クを検出するピーク検出回路22a、相関信号とピーク
検出回路22aの検出結果とを受けてピークのレベルを
判定するレベル判定部22b、相関信号とピーク検出回
路22aの検出結果とを受けて相関信号のあるピークと
次のピークとのピーク値の比がどの程度であるか検出
するD/U (Desire/Undesire) 検出部22c、レベル判
定部22bの判定結果を受けて相関信号のピークから次
のピークまでどの程度の遅延期間が存在するかを検出
する遅延検出部22dを備えている。これらピーク検出回
路22a、レベル判定部22b、D/U検出部22cお
よび遅延検出部22dは全体として、時間領域相関回路
21から出力される相関信号の波形の形状を特定する機
能を有する。

【0097】そしてさらに補正值作成回路22は、ピー
ク検出回路22aの検出結果、遅延検出部22dの出
力、D/U検出部22cの検出結果、第1のFFT取り
込み開始ポイント値およびシンボルカウンタ信号を受け
て、相関信号の遅延プロファイルを算出し、時間差Xの
補正值を算出する数値演算部22eをも備えている。

【0098】次に、動作について図12を用いて説明す
る。図12は、地上波デジタルテレビジョン放送および
地上波デジタル音声放送の時間領域での信号の一部、受
信信号を主信号SGの期間だけ遅延させた遅延信号、時
間領域相関回路21から出力される相関信号、並びに、
第1および第2のFFT部4、7のデータ取り込み期間
を示した図である。

【0099】地上波デジタルテレビジョン放送または地
上波デジタル音声放送においては、上述のように、主信
号の後半部分と同一内容のデータをガードインターバル
として主信号の前に付加し、妨害訂正能力を上げてい
る。このガードインターバル信号と主信号の後半部分と
は同一内容なので、時間領域相関回路21において、自
己相関演算（複素共役演算）により相関を求めることで
ガードインターバルと主信号との区切れ目を検出するこ
とができる。

【0100】図12において相関信号のうち「外来要因
が少ない場合の相関」として示した信号では、遅延信号
のガードインターバルGIと主信号SGとの区切れ目に
相関信号のピークPK1が現れている。一方、伝送路に
マルチパスが生じ、「先行波」や「遅延波」が生じた場
合には、このピークがPK2やPK3のように二重に現
れてしまい、ガードインターバルGIと主信号SGとの
区切れ目をはっきりと特定することは難しくなる。な
お、相関信号のピークの検出は、自己相関演算を適当な
期間（最大でガードインターバル長の期間）だけ移動平
均することで行える。

【0101】時間領域相関回路21における相関検出
は、第1のFFT取り込み開始ポイントの決定に利用さ

れる。第1のFFT取り込み開始ポイントは通常、信号
の同期を受信機で検出した時点で固定される。

【0102】本実施の形態においては、時間領域相関回
路21における相関検出を第2のFFT取り込み開始ポ
イントの決定にも用いる。

【0103】時間領域相関回路21から出力される相関
信号を移動平均した出力は、図12に示す相関信号のよ
うに、伝送路のマルチパスの影響によって、WDまたは
WAの広がり（この広がりを遅延プロファイルと称す
る）を有している。よって、この遅延プロファイルを解
析することにより、伝送路において遅延波によるマルチ
パスが発生したのか、先行波によるマルチパスが発生し
たかを判別できる。

【0104】遅延波によるマルチパスが発生した場合、
時間領域において主信号部分よりもガードインターバル
部分側の方に信号干渉が起きている可能性が高いので、
第2のFFT取り込み開始ポイントは遅めに設定するの
が望ましい。一方、先行波によるマルチパスが発生した
場合は、時間領域においてガードインターバル部分より
も主信号部分側の方に信号干渉が起きている可能性が高
いので、第2のFFT取り込み開始ポイントは早めに設
定するのが望ましい。図12中の矢印はこのことを表し
ている。

【0105】この原理を利用して、補正值作成回路22
では、時間領域相関回路21の出力から遅延プロファイ
ルの方向と大きさを求め、相関のピーク波形の形状を特
定する。そして、その形状と第2のFFT取り込み開始
ポイントとの関係を、第1のFFT取り込み開始ポイント
およびシンボルカウンタ信号の情報に基づいて求め、
第2のFFT取り込み開始ポイントを動かすための補正
値を生成する。

【0106】この補正值を、乗算器23でテーブル17
から出力された時間差Xに乗算することで、第2のFFT
取り込み開始ポイントを制御することができる。また、
この補正值を乗算した結果を位相補正回路8にも与
えて、位相補正に利用すればよい。

【0107】すなわち、本実施の形態においては、時間
ドメイン処理部3が、デジタル放送信号とそれを遅延さ
せた遅延信号との相関を算出することによりデジタル放
送信号のマルチパスの影響を判定し、マルチパスの影響
に応じて、第2のFFT取り込み開始ポイントを可変し
ている。

【0108】よって、あらかじめ伝送路の状態を見越し
た時間差Xを設定しなくても、デジタル放送信号の伝送
路状態に応じて、時間ダイバーシティ効果を最大限に発
揮させることが可能となる。

【0109】＜実施の形態6＞本実施の形態は、実施の
形態1に係るデジタル放送受信機の変形例であり、周波
数領域でパイロット信号から伝送路状態を推定し、この
推定情報に基づいて第2のFFT取り込み開始ポイント

を可変するものである。

【0110】図13は、本実施の形態に係るデジタル放送受信機の構成の一部を示す図である。図13に示すように、このデジタル放送受信機は図1の構成に加えてさらに、パイロット信号検出回路24、位相検出回路25、遅延回路26、位相誤差検出回路27、積分回路28、位相補正值作成回路29を備えている。

【0111】パイロットキャリア検出回路24は、合成回路9から出力される周波数領域信号から特定のパイロットキャリアを検出する。位相検出回路25は、パイロットキャリア検出回路24が検出したパイロットキャリアから位相情報を検出する。遅延回路26は、位相検出回路25が検出した位相情報を遅延させる。位相誤差検出回路27は、遅延した位相情報と現在の位相情報とから位相誤差を検出する。積分回路28は、位相誤差をキャリア方向及びシンボル方向に積分する。そして、位相補正值作成回路29は、積分回路28の値を補正值に変換する。

【0112】その他の構成は実施の形態1に係るデジタル放送受信機と同様のため、説明を省略する。

【0113】次に、動作について説明する。地上波デジタルテレビジョン放送及び地上波デジタル音声放送では、受信機に必要なデータを伝えるためのTMCCパイロットキャリアや、放送局用のAC (Auxiliary Channel) パイロットキャリア、および、同期変調時に伝送路推定に使用されるSP (Scattered Pilot) キャリア等のパイロットキャリアが既知の位置で送信されてくる。

【0114】このパイロットキャリアは、DBPSK (Differential Binary Phase Shift Keying) 変調されており、また一つのシンボルでビットの情報を伝達する。また、位置により $\pm\pi$ の位相が乗算してある。したがって、既知の位置のパイロット信号を使用し、位相補正を行った後に近傍の信号と比較すれば、簡単に位相の誤差を求めることができる。

【0115】マルチパス信号は、時間軸で遅延波または先行波がゲインと位相との両方で加算されたものである。周波数軸では位相回転として検出できる。すなわち、パイロットキャリア間の位相誤差を検出すれば伝送路状態を推定でき、この推定に基づいて時間領域での第2のFFT取り込み開始ポイントを制御すればよい。そうすれば、伝送路状態に応じた最適な時間ダイバーシティを実現できる。

【0116】したがって、まず、既知の特定のパイロットキャリアをパイロットキャリア検出回路24で検出し、検出したパイロットキャリアから位相情報を位相検出器25で検出する。そして、遅延回路26で遅延させた1つ前のパイロットキャリアの位相情報と現在の位相情報とから、位相誤差検出回路27で位相誤差を検出する。そして、積分回路28によってサブキャリア方向とシンボル方向の両方向で積分をすることにより、平均的

な位相誤差を検出する。

【0117】位相補正值作成回路29は、積分回路28からの信号に基づいて第2のFFT取り込み開始ポイントの補正值を生成し、実施の形態5に示した乗算器23に入力する。

【0118】すなわち、本実施の形態に係るデジタル放送受信機によれば、パイロット信号を検出してデジタル放送信号の位相誤差を検出する位相誤差検出回路27を備えている。そして、この検出された位相誤差の情報に基づいて、時間ドメイン処理部3は、第2のFFT取り込み開始ポイントを可変する。

【0119】よって、デジタル放送信号の伝送路状態に応じて、時間ダイバーシティ効果を最大限に発揮させることが可能となる。

【0120】なお、図14に示すデジタル放送受信機は、本実施の形態の変形例である。図14においては、パイロット信号を検出してデジタル放送信号の位相誤差を検出する検出回路を、周波数ドメイン処理・同期／差動復調部5内の伝送路推定フィルタ30または各キャリアの電力演算器31、および、逆FFT回路33により構成する。

【0121】伝送路推定フィルタ30は、同期復調時に使用するSPパイロットキャリアを利用して伝送路の状態を推定するフィルタである。また、電力演算器31は、差動復調時に各キャリアの電力を求めて伝送路の状態を判定する演算器である。なお、スイッチ32は、同期復調を行うか差動復調を行うかに応じて、逆FFT回路33への経路を伝送路推定フィルタ30とするか電力演算器31とするか選択する。

【0122】SPパイロット信号は、定期的に既知の位置に挿入されているため、同期復調において、周波数領域で時間フィルタ処理とキャリアフィルタ処理とを施すことにより伝送路情報を推定できる。また、差動復調時はSPキャリアは挿入されていないが、DQPSK (Differential Quadrature Phase Shift Keying) 変調であるため、常に電力が一定であるので、伝送路の状態は各キャリアの電力を演算することで推定できる。

【0123】スイッチ32により同期変調と差動変調とを切替え、シンボル単位で逆FFT回路33で伝送路推定フィルタ30または電力演算器31の出力に逆FFT処理を施せば、チャンネルインパルスレスポンスが容易に求まる。よって、この情報を位相補正值作成回路29に与えて、図13と同様の処理を行うことにより、時間ダイバーシティの補正值を求めることが可能である。

【0124】＜実施の形態7＞本実施の形態は、実施の形態1に係るデジタル放送受信機の変形例であり、パイロットキャリア信号を利用して、合成回路9における第1出力信号および第2出力信号の合成の割合を可変するものである。

【0125】図15は、本実施の形態に係るデジタル放

送受信機の構成の一部を示す図である。図15に示すように、このデジタル放送受信機は図1の構成に加えてさらに、パイロット信号検出回路34a、34b、減算器35、電力演算器36、積分回路37を備えている。

【0126】パイロットキャリア検出回路34aは、第1のFFT部4から出力される周波数領域信号から全てのパイロットキャリアを検出する。パイロットキャリア検出回路34bは、位相補正回路8から出力される周波数領域信号から全てのパイロットキャリアを検出する。減算器35は、パイロットキャリア検出回路34a、34bの両パイロットキャリアを互いに減算させる。電力演算器36は、減算により求まるノイズベクトルのパワーを検出する。積分回路37は、1シンボル中のパイロットキャリアに含まれるノイズ成分を積分する。

【0127】その他の構成は実施の形態1に係るデジタル放送受信機と同様のため、説明を省略する。

【0128】次に、動作について説明する。第1のFFT部4から出力される周波数領域への変換後の第1出力信号と、位相補正回路8から出力される周波数領域への変換後の第2出力信号とは、同一位相の信号となっている。

【0129】この両者の間に差があるとすれば、それはそれぞれの信号のノイズ量の差と伝送路特性の差である。よって、この両者の差を減算器35により求めることで両信号の差のベクトルが求まる。このベクトル成分の大半はノイズベクトルであると考え、この信号の電力を電力演算器36で求める。

【0130】そして、1シンボル分の信号電力の積分を積分器37で実施し、ノイズの電力を求め、ノイズ電力が大きい時には合成回路9における第1出力信号および第2出力信号の合成の割合を可変する。具体的には、例えば第1および第2出力信号の合成を中断し、第1出力信号のみを選択するようにする。

【0131】以上のように構成したのは、本発明のデジタル放送受信機では第2のFFT取り込み期間が伝送路状態や受信機のクロック再生回路の影響等で、1シンボル期間を越える可能性があるからである。具体的には、図16に示すように、第2のFFT取り込み期間が先行する隣接シンボルに侵入していたり（図16中の上段の×）、第2のFFT取り込み期間が続行する隣接シンボルに侵入していたり（図16中の中段の×）する場合がある。

【0132】これらの現象が発生すると、隣接シンボルとのシンボル間干渉を起こし、干渉を起こした部分がノイズとなる。これにより、受信性能を劣化させる可能性がある。

【0133】しかし、本実施の形態のように、第1および第2出力信号の差のノイズ成分を観測することで常に最大の性能が発揮できるように合成回路を調整することができる。

【0134】本実施の形態に係るデジタル放送受信機によれば、電力演算器36が第1および第2出力信号の各パイロット信号の差分の電力を算出し、合成回路9は、電力演算器36の演算結果に応じて、位相補正回路8から出力される第2出力信号と第1のFFT部4から出力される第1出力信号との合成の割合を変化させる。

【0135】よって、第1および第2出力信号間でノイズ電力の差を検出し、ノイズの大小に応じて第1および第2出力信号の合成割合を変えることにより、デジタル放送信号の伝送路状態や受信機におけるクロック再生の影響に応じて、時間ダイバーシティ効果を最大限に発揮させることが可能となる。

【0136】

【発明の効果】請求項1に記載の発明によれば、位相補正回路が、ガードインターバルの期間内の一点と他の一点との間の時間差に応じて第1および第2出力信号の周波数領域での位相差をなくすよう第1または第2出力信号の一方を補正する。そして、合成回路が位相補正回路の出力と時間領域一周波数領域信号部からの出力とを合成する。よって、合成後の信号は、ガードインターバル内の時間差の分だけ信号の電力が増え、雑音電力に対する信号電力を増加させることができる。その結果、C/N比が向上し、耐エラー性能が改善する。すなわち、ガードインターバル信号を有効に利用したデジタル放送受信機が得られる。また、第1および第2出力信号を生成することで、時間ダイバーシティ効果が得られ、復調性能を高めることができる。

【0137】請求項2に記載の発明によれば、第1のフーリエ変換回路は第1信号を周波数領域へと変換し、第2のフーリエ変換回路は第2信号を周波数領域へと変換する。よって、1つのフーリエ変換回路で第1および第2信号の両方の信号処理を行う場合に比べ、時間領域一周波数領域信号変換部における信号処理の負担が少ない。

【0138】請求項3に記載の発明によれば、時間領域一周波数領域信号変換部は、フーリエ変換回路を含み、フーリエ変換回路は、第1信号の周波数領域への変換と、第2信号の周波数領域への変換とを時分割で行う。よって、1つのフーリエ変換回路で時間領域一周波数領域信号変換部が構成でき、時間領域一周波数領域信号変換部の回路構成を削減することができる。

【0139】請求項4に記載の発明によれば、加算器が、変調器で変調された信号と遅延部から出力される信号とを加算し、フーリエ変換回路は、加算器の出力に対して周波数領域への変換を行い、周波数帯域の異なる第1および第2信号をそれぞれ周波数領域に変換して出力する。よって、時間領域で信号開始タイミングの異なる第1および第2信号を一括してフーリエ変換することが可能となる。また、1つのフーリエ変換回路で時間領域一周波数領域信号変換部が構成でき、時間領域一周波数

領域信号変換部の回路構成を削減することができる。

【0140】請求項5に記載の発明によれば、時間ドメイン処理部は、送信モードの情報とガードインターバルのデータ長の情報とに応じて、第2信号の開始する他の一点を可変する。よって、デジタル放送信号の放送方式に応じて、時間ダイバーシティ効果を最大限に発揮させることが可能となる。

【0141】請求項6に記載の発明によれば、時間ドメイン処理部は、デジタル放送信号とそれを遅延させた遅延信号との相関の算出結果に応じて、第2信号の開始する他の一点を可変する。よって、デジタル放送信号の伝送路状態に応じて、時間ダイバーシティ効果を最大限に発揮させることが可能となる。

【0142】請求項7に記載の発明によれば、時間ドメイン処理部は、周波数領域でパイロット信号による検出回路で検出された位相誤差に応じて、第2信号の開始する他の一点を可変する。よって、デジタル放送信号の伝送路状態に応じて、時間ダイバーシティ効果を最大限に発揮させることが可能となる。

【0143】請求項8に記載の発明によれば、電力演算器が第1および第2出力信号の各パイロット信号の差分の電力を算出し、合成回路は、電力演算器の演算結果に応じて、時間領域一周波数領域信号変換部から出力される第1および第2出力信号の一方と位相補正回路から出力される第1および第2出力信号の他方との合成の割合を変化させる。よって、第1および第2出力信号間でノイズ電力の差を検出し、ノイズの大小に応じて第1および第2出力信号の合成割合を変えることにより、デジタル放送信号の伝送路状態や受信機におけるクロック再生の影響に応じて、時間ダイバーシティ効果を最大限に発揮させることが可能となる。

【図面の簡単な説明】

【図1】 実施の形態1に係るデジタル放送受信機を示す図である。

【図2】 実施の形態1に係るデジタル放送受信機において、地上波デジタルテレビジョン放送および地上波デジタル音声放送の時間領域での信号の一部と、第1および第2のFFT部4、7のデータ取り込み期間とを示した図である。

【図3】 実施の形態2に係るデジタル放送受信機を示す図である。

【図4】 実施の形態2に係るデジタル放送受信機において、地上波デジタルテレビジョン放送および地上波デジタル音声放送の時間領域での信号の一部、シンボルメモリ10の動作、並びに、倍速FFT部11のデータ取り込み期間を示した図である。

【図5】 実施の形態3に係るデジタル放送受信機を示す図である。

【図6】 実施の形態3に係るデジタル放送受信機にお

いて、地上波デジタルテレビジョン放送および地上波デジタル音声放送の時間領域での信号の一部、並びに、倍長FFT部16のデータ取り込み期間を示した図である。

【図7】 実施の形態3に係るデジタル放送受信機において、変調器13により変調された第2出力信号と、第1出力信号との周波数領域での配置を示す図である。

【図8】 実施の形態4に係るデジタル放送受信機内の時間ドメイン処理部3の構成の一部を示す図である。

【図9】 各送信モードにおける信号のデータ数とガードインターバルの組み合わせとそのときの各時間差Xの一例を示したタイミングチャートである。

【図10】 実施の形態5に係るデジタル放送受信機内の時間ドメイン処理部3の構成の一部を示す図である。

【図11】 補正值作成回路22の詳細構成を示す図である。

【図12】 実施の形態5に係るデジタル放送受信機において、地上波デジタルテレビジョン放送および地上波デジタル音声放送の時間領域での信号の一部、受信信号を主信号SGの期間だけ遅延させた遅延信号、時間領域相関回路21から出力される相関信号、並びに、第1および第2のFFT部4、7のデータ取り込み期間を示した図である。

【図13】 実施の形態6に係るデジタル放送受信機を示す図である。

【図14】 実施の形態6に係るデジタル放送受信機他の構成例を示す図である。

【図15】 実施の形態7に係るデジタル放送受信機を示す図である。

【図16】 第2のFFT取り込み期間が1シンボル期間を越える場合を示す図である。

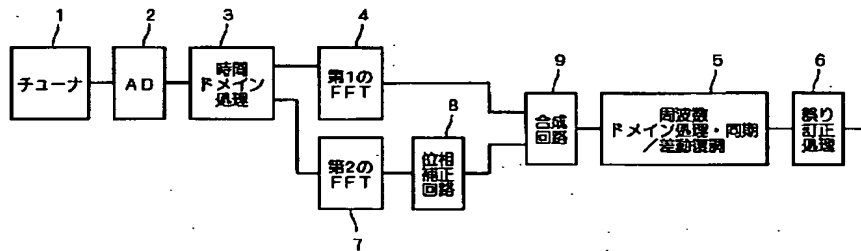
【図17】 従来のデジタル放送受信機を示す図である。

【図18】 地上波デジタルテレビジョン放送および地上波デジタル音声放送の時間領域での信号の一部を示す図である。

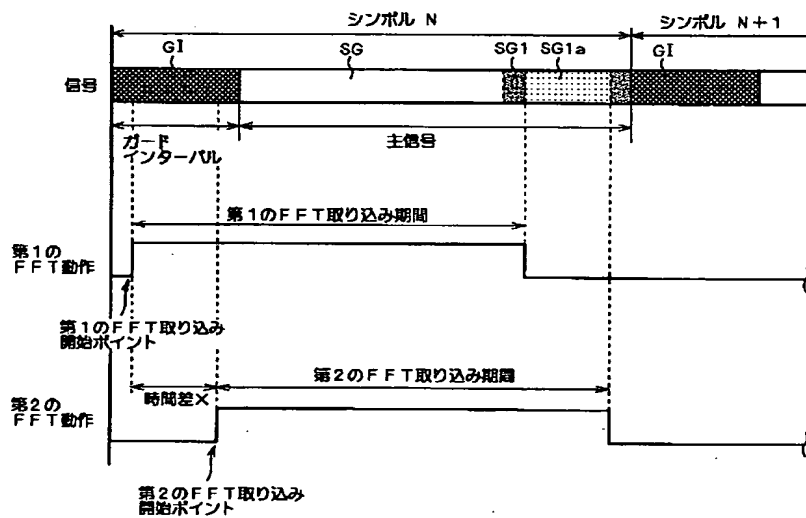
【符号の説明】

1 チューナ、2 AD変換器、3 時間ドメイン処理部、4 第1のFFT部、5 周波数ドメイン処理・同期／差動復調部、6 誤り訂正処理部、7 第2のFFT部、8 位相補正回路、9 合成回路、10 シンボルメモリ、11倍速FFT部、13 変調器、14 遅延回路、15、18 加算器、16倍長FFT部、17 テーブル、19 シンボルカウンタ、20a、20b イコールコンパレータ、21 時間領域相関回路、22 補正值作成回路、23乗算器、24、34a、34b パイロット信号検出回路、29 位相補正值作成回路、30 伝送路推定フィルタ、31 各キャリア電力演算回路。

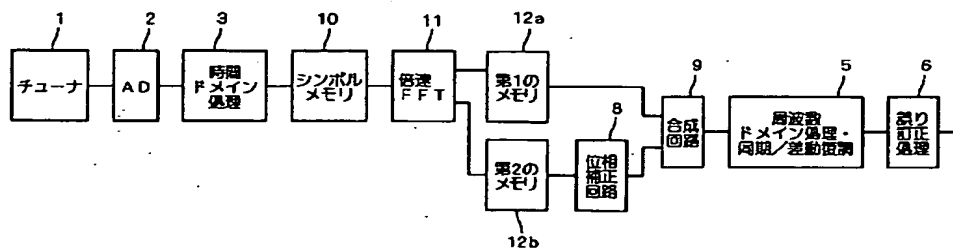
【図 1】



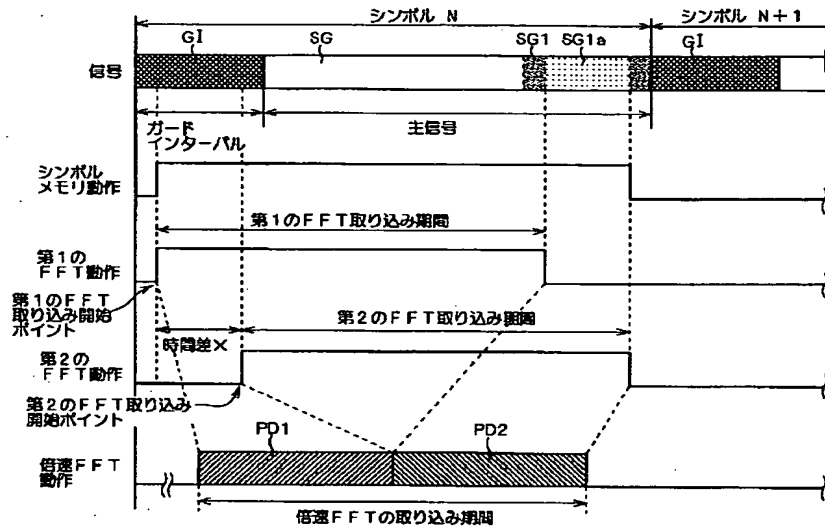
【図 2】



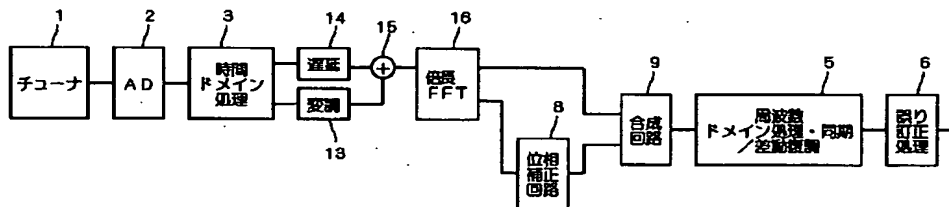
【図 3】



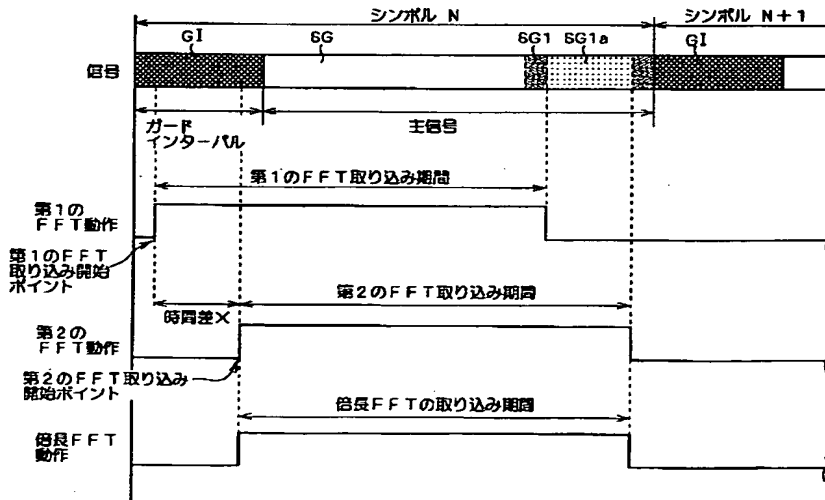
【図 4】



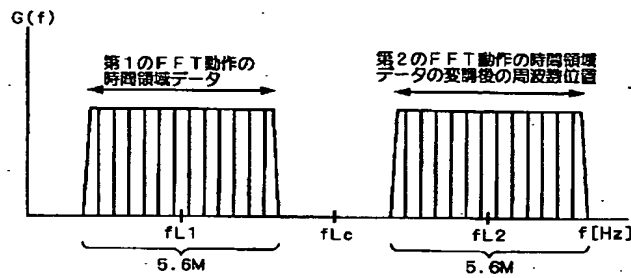
【図 5】



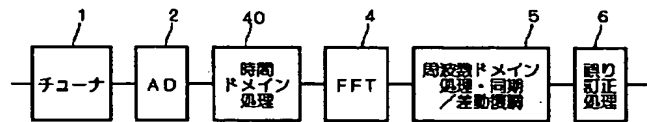
【図 6】



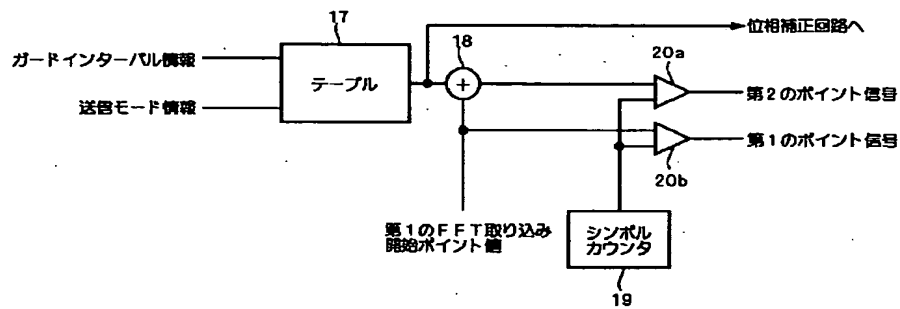
【図 7】



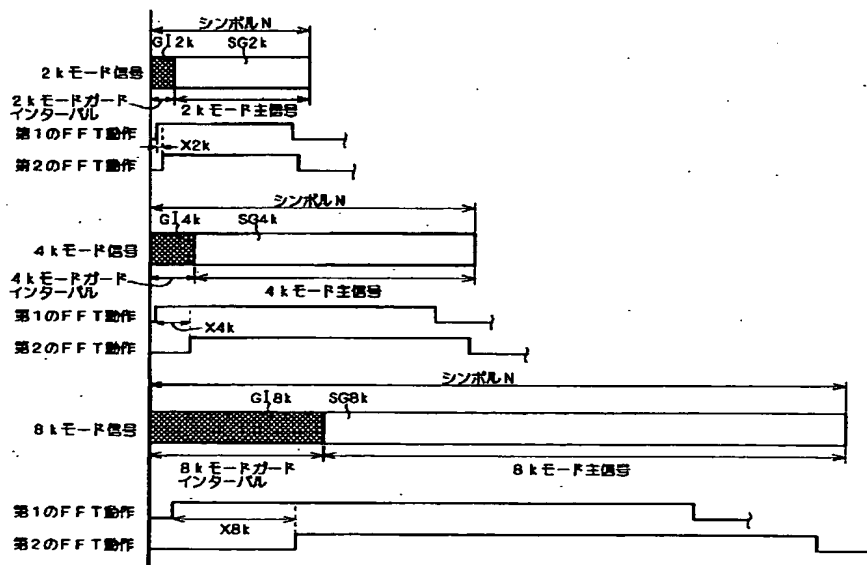
【図 17】



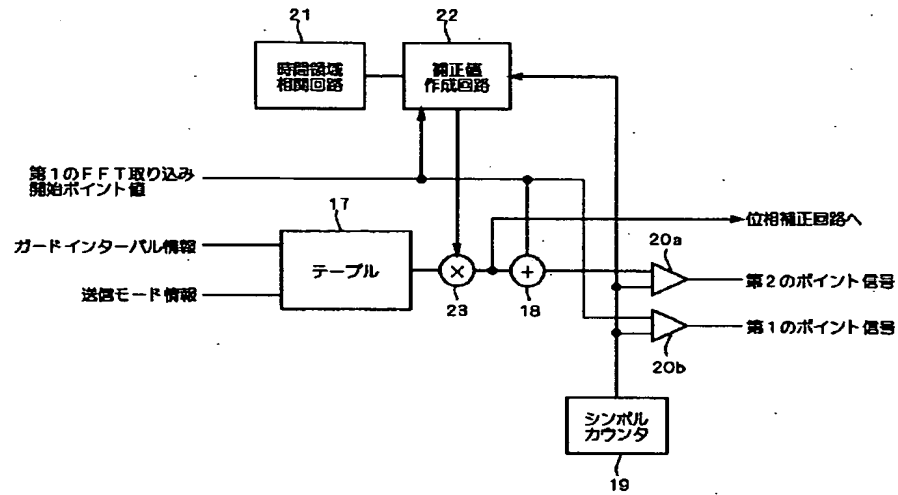
【図 8】



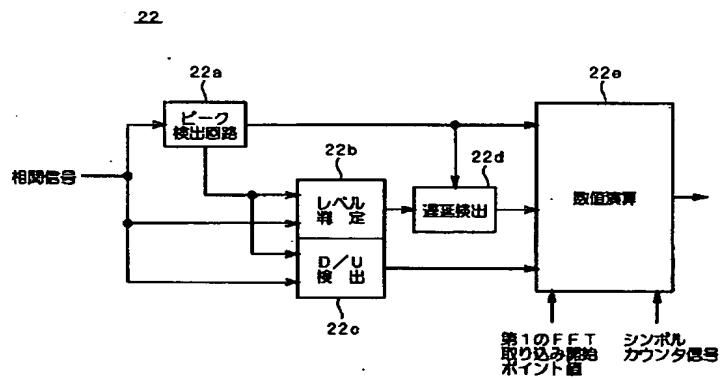
【図 9】



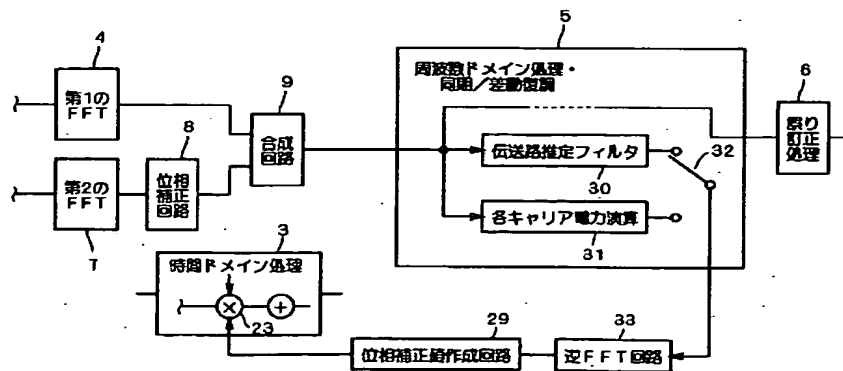
【図 10】



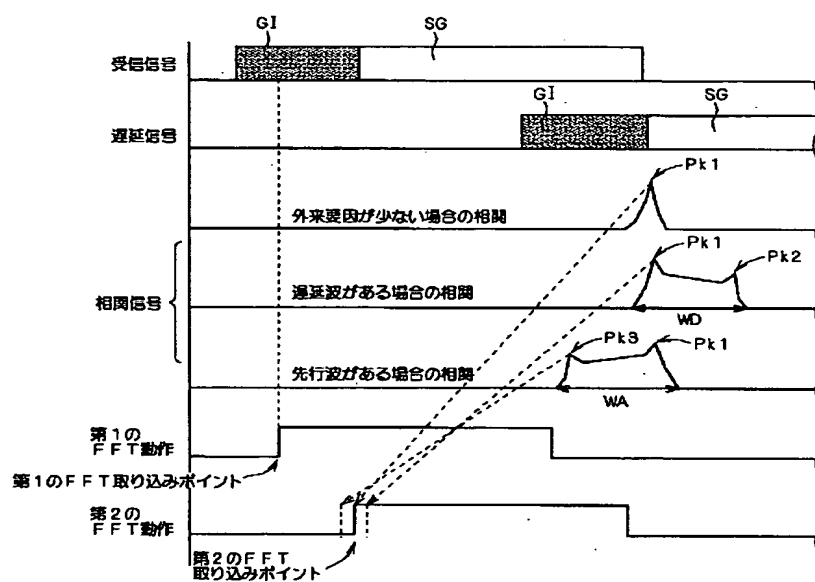
【図 11】



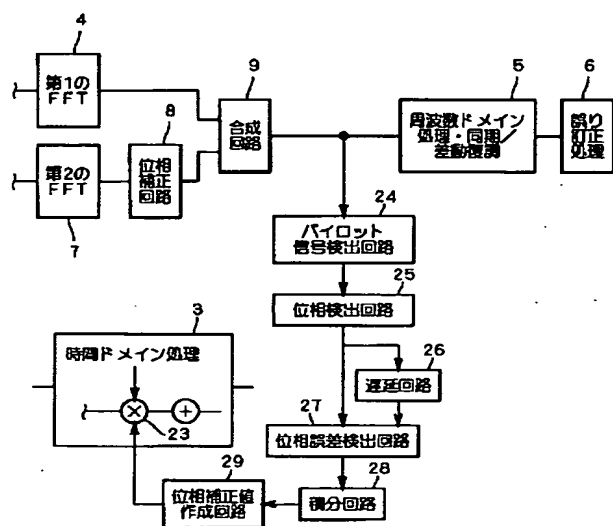
【図 14】



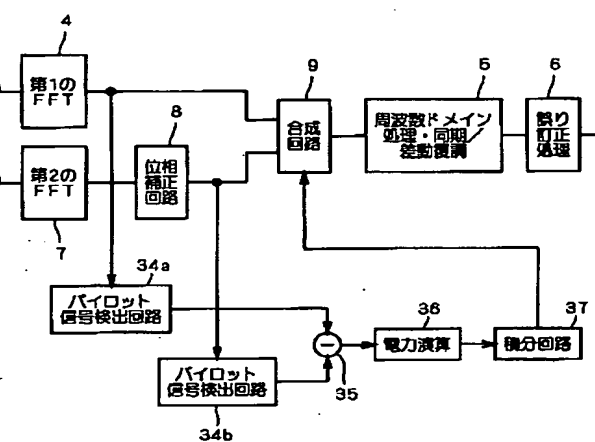
【圖 12】



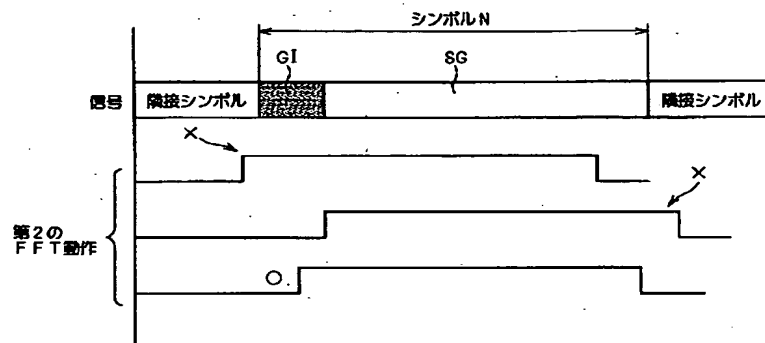
【圖 13】



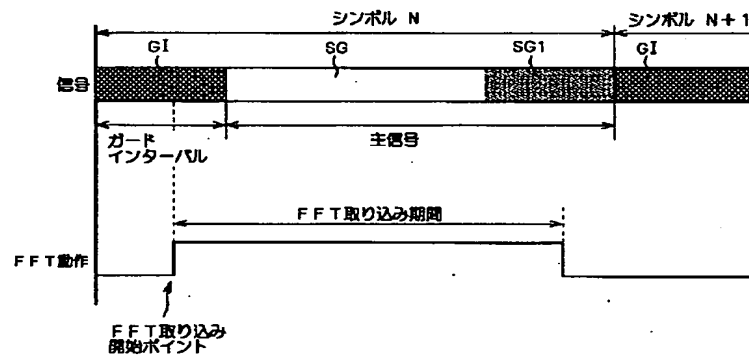
【图 15】



【図 16】



【図 18】



フロントページの続き

(72)発明者 松波 靖雄
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

Fターム(参考) 5C025 DA01
5K022 DD01 DD33

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] With a receive section which can receive a digital-broadcasting signal which contains a guard interval of the same contents of data as a part of main signal and said main signal in a time domain An output of said receive section is undergone. A period predetermined in one in a period of said guard interval, From one point to said other predetermined periods when a received digital-broadcasting signal is made into the 1st signal at, and time amount gets mixed up rather than said one in a period of said guard interval further The time domain-frequency-domain signal transformation section which makes the 2nd signal a received digital-broadcasting signal, changes said 1st and 2nd signals according to an individual to a frequency domain, and outputs them as the 1st and 2nd output signals, respectively, One side of said 1st or 2nd output signal outputted from said time domain-frequency-domain signal transformation section is received. said one in a period of said guard interval -- said -- others -- according to time difference between one point with phase compensator which amends said one side of said 1st or 2nd output signal so that phase contrast in a frequency domain between said 1st and 2nd output signals may be abolished A digital-broadcasting receiver equipped with a synthetic circuit which compounds said one side of said 1st or 2nd output signal outputted from said phase compensator, and another side of said 1st or 2nd output signal outputted from said time domain-frequency-domain signal section.

[Claim 2] It is the digital-broadcasting receiver from which it is a digital-broadcasting receiver according to claim 1, said 1st fourier conversion circuit changes said 1st signal into a frequency domain including the 1st and 2nd fourier conversion circuits in said time domain-frequency-domain signal transformation section, and said 2nd fourier conversion circuit changes said 2nd signal into a frequency domain.

[Claim 3] Said fourier conversion circuit is a digital-broadcasting receiver with which it is a digital-broadcasting receiver according to claim 1, and said time domain-frequency-domain signal transformation section performs conversion to a frequency domain of said 1st signal, and conversion to a frequency domain of said 2nd signal by time sharing including the fourier conversion circuit.

[Claim 4] It is a digital-broadcasting receiver according to claim 1. Said time domain-frequency-domain signal transformation section A modulator which becomes irregular to one side of said 1st and 2nd signals so that a frequency band of both signals may not lap, The delay section which doubles signal initiation timing of another side of said 1st and 2nd signals with one [said] signal initiation timing, An adder adding a signal modulated with said modulator and a signal outputted from said delay section and the fourier conversion circuit are included. Said fourier conversion circuit A digital-broadcasting receiver which changes and outputs said 1st and 2nd signals with which conversion to a frequency domain is performed to an output of said adder, and frequency bands differ to a frequency domain, respectively.

[Claim 5] Said time domain-frequency-domain signal transformation section is a digital-broadcasting receiver which carries out adjustable [of the one point besides the above which said 2nd signal starts] according to information on a transmitting mode that are a digital-broadcasting receiver according to claim 1, and said time amount domain processing section

specifies the number of data points of said digital-broadcasting signal including the time amount domain processing section, and information on a data length of said guard interval.

[Claim 6] Said time amount domain processing section is a digital-broadcasting receiver which is a digital-broadcasting receiver according to claim 1, and carries out adjustable [of the one point besides the above which said time domain-frequency-domain signal transformation section computes correlation with a delay signal which delayed said digital-broadcasting signal and it including the time amount domain processing section, and said 2nd signal starts according to the result].

[Claim 7] It is the digital-broadcasting receiver with which it is a digital-broadcasting receiver according to claim 1, a pilot signal is included in said digital-broadcasting signal, it has further a detector which detects said pilot signal and detects a phase error of said digital-broadcasting signal, and said time domain-frequency-domain signal transformation section carries out adjustable [of the one point besides the above with which said 2nd signal starts said time amount domain processing section according to said phase error] including the time amount domain processing section.

[Claim 8] It is a digital-broadcasting receiver according to claim 1. To said digital-broadcasting signal The 1st detector which detects said pilot signal from one side of said 1st and 2nd output signals which a pilot signal is included and are outputted from said time domain-frequency-domain signal transformation section, The 2nd detector which detects said pilot signal from another side of said 1st and 2nd output signals outputted from said phase compensator, It has further a subtractor which subtracts as a result of [of said 1st and 2nd detectors] detection, and a power computing element which computes power of said pilot signal from the result of an operation of said subtractor. Said synthetic circuit A digital-broadcasting receiver to which a composite rate [another side / one side of said 1st and 2nd output signals outputted from said time domain-frequency-domain signal transformation section and / of said 1st and 2nd output signals outputted from said phase compensator] is changed according to the result of an operation of said power computing element.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to the receiver of terrestrial digital television broadcast, and the receiver of terrestrial digitized voice broadcast.

[0002]

[Description of the Prior Art] As for the broadcasting format of terrestrial digital television broadcast and terrestrial digitized voice broadcast, it is common to be based on "the technical condition of a terrestrial digital television broadcasting format" of the Telecommunications Technology Council digital-broadcasting system committee report and "the technical condition of a terrestrial digitized voice broadcasting format" the findings of was submitted in the Telecommunications Technology Council. Therefore, it learns from it also here.

[0003] Drawing 17 is drawing showing an example of the terrestrial digital television broadcast receiver which fulfills the above-mentioned conditions. in addition, this block diagram -- for example, the Institute of Image Information and Television Engineers -- it is equivalent to Vol.54, No.6, and the thing that expressed the configuration of the OFDM (Orthogonal Frequency Division Multiplex) receiver of a publication with details to p.905.

[0004] In drawing 17, the tuner 1 for digital television broadcast receives the band of the broadcast channel which a user wishes from a VHF band (about 90MHz - about 200MHz) or a UHF band (about 470MHz - about 770MHz). And a received wave is changed into IF (Intermediate Frequency) which makes 57MHz center frequency.

[0005] The output of the tuner 1 for digital television broadcast is changed into a digital signal by the AD (Analog->Digital) converter 2, and is inputted into the time amount domain processing section 40.

[0006] The time amount domain processing section 40 is a block which performs signal processing to the received wave expressed in the time domain, it performs recovery processing of filtering, a carrier clock, etc. to time-axis data, determines further the incorporation location of the FFT (Fast Fourier Transform) section 4 described below, and processes transmitting data to the FFT section 4 etc.

[0007] It is given to the FFT section 4, fast-Fourier-transform processing which computes the frequency and signal strength of two or more carriers (subcarrier) contained during the output is performed, and the output of the time amount domain processing section 40 serves as a signal of a frequency domain. In terrestrial digital television broadcast, in this Fast Fourier Transform, conversion is performed by the transmitting mode of one number of subcarriers (= the number of data points [a point/symbol]) of 2048 (2k), 4096 (4k), and 8192 (8k) [a book/symbol], for example. That is, in a transmitting mode 1, 2048 data is incorporated, 2kFFT is performed and it changes into frequency domain data. In a transmitting mode 2, 4096 data is incorporated, 8192 data is incorporated for 4kFFT by activation and the transmitting mode 3, and 8kFFT is performed. In addition, in each number of subcarriers, the number of effective subcarriers is 1405, 2809, and 5617. Moreover, in three one segment transmission of terrestrial digitized voice broadcast, conversion is performed with the number of data points of 0.5k, 1k, and 2k.

[0008] And the output of the FFT section 4 is given to frequency domain processing and a

synchronization / differential recovery section 5. In frequency domain processing and a synchronization / differential recovery section 5, a gap of data processing of the TMCC (Transmission and Multiplex Configuration Control) signal of the carrier in the received wave changed into the frequency domain and the frequency of a carrier is detected, and amendment processing is performed using a PLL (Phase Locked Loop) circuit etc. And according to the modulation technique of each subcarrier, the differential recovery of OFDM or the synchronous recovery by transmission-line presumption amendment is also performed further.

[0009] The output of frequency domain processing and a synchronization / differential recovery section 5 is given to the error correction processing section 6, and error correction processing of a signal is performed there. In addition, day interleave processing is also performed in the error correction processing section 6. In addition, in the above-mentioned conditions about digital television broadcast, he is able to enable a setup even of a maximum of 3 hierarchy, and to change the depth of day interleave processing, the rate of convolutional-code-izing in error correction processing, etc. according to a hierarchy as a transmission mode. And the output of the error correction processing section 6 is outputted to the signal-processing section of the latter part which is not illustrated, for example, an MPEG (Moving Picture Experts Group) system decode machine etc.

[0010] In addition, above-mentioned each part is controlled by the control machine which consists of CPUs (Central Processing Unit) etc. and which is not illustrated.

[0011] Drawing 18 is drawing having shown the data incorporation period of a part of signal in the time domain of terrestrial digital television broadcast and terrestrial digitized voice broadcast, and the FFT section 4. Terrestrial digital television broadcast and terrestrial digitized voice broadcast are transmitted per frame, further, 204 symbols as shown in drawing 18 gather, and each frame is constituted.

[0012] Now, in one symbol, as shown in drawing 18, the guard interval GI for the active jamming exclusion in OFDM transmission is formed in the head of the main signal SG in each symbol. This guard interval GI serves as the same contents of data as a part of second half SG1 in the main signal SG. That is, in other words, this guard interval GI and the part SG1 in the main signal SG are transmitted twice as the same contents.

[0013] By forming the guard interval GI, even if the intersymbol interference resulting from a delay wave arises, it becomes possible to restore with a sufficient precision to the data of the portion of the main signal SG by the receiver side. In addition, since the guard intervals GI are the same contents of data as the part SG1 in the main signal, they can synchronize the timing of transmission and reception by calculating correlation with the guard interval GI and the part SG1 in the main signal by the receiver side, and use for reception only the data not overlapping.

[0014] To the data length of the main signal SG, it is chosen and the data length of this guard interval GI is transmitted so that it may become 1/32, 1/16, 1/8, or 1/4. In addition, the transmitting mode which specifies the modulation technique of digital broadcasting, and the data length of the above-mentioned guard interval GI are not changed during transmission, unless the information on a "change notice" is transmitted as a TMCC signal. Moreover, the information on these modes and the information on guard interval length are detected in the time amount domain processing section 40 at the beginning of reception.

[0015] In addition, in the time amount domain processing section 40, correlation with the guard interval GI shown in drawing 18 and the part SG1 in the main signal is calculated, and regeneration of a clock, a carrier frequency, etc. is performed. Furthermore, in the said division, incorporation of the same number of data as a transmitting mode is started from the FFT incorporation point within the period of the guard interval GI determined by the receiver side.

[0016] It is determined by the receiver that the FFT incorporation initiation point will become the optimal [the immunity to interference etc.] here using the information on mutually related and the information on other that the guard interval was used.

[0017]

[Problem(s) to be Solved by the Invention] In the conventional digital-broadcasting receiver of terrestrial digital television broadcast or terrestrial digitized voice broadcast, it was used only as a guard field for the synchronization of transmission and reception of the portion of a guard

interval signal, and active jamming exclusion. That is, it was used only as a guard field for active jamming exclusion of $1/32$ of the power of the main signal SG, $1/16$, $1/8$, and $1/4$, but there was a trouble of not using the power for an effective engine-performance improvement.

[0018] Then, the technical problem of this invention is in terrestrial digital television broadcast and a terrestrial digitized voice broadcast system to offer the digital-broadcasting receiver which used the guard interval signal effectively.

[0019]

[Means for Solving the Problem] With a receive section which can receive a digital-broadcasting signal which contains a guard interval of the contents of data as a part of main signal and said main signal with the same invention according to claim 1 in a time domain An output of said receive section is undergone. A period predetermined in one in a period of said guard interval, From one point to said other predetermined periods when a received digital-broadcasting signal is made into the 1st signal at, and time amount gets mixed up rather than said one in a period of said guard interval further The time domain-frequency-domain signal transformation section which makes the 2nd signal a received digital-broadcasting signal, changes said 1st and 2nd signals according to an individual to a frequency domain, and outputs them as the 1st and 2nd output signals, respectively, One side of said 1st or 2nd output signal outputted from said time domain-frequency-domain signal transformation section is received. said one in a period of said guard interval -- said -- others -- according to time difference between one point with phase compensator which amends said one side of said 1st or 2nd output signal so that phase contrast in a frequency domain between said 1st and 2nd output signals may be abolished It is a digital-broadcasting receiver equipped with a synthetic circuit which compounds said one side of said 1st or 2nd output signal outputted from said phase compensator, and another side of said 1st or 2nd output signal outputted from said time domain-frequency-domain signal section.

[0020] Invention according to claim 2 is a digital-broadcasting receiver according to claim 1, in said time domain-frequency-domain signal transformation section, said 1st fourier conversion circuit changes said 1st signal into a frequency domain including the 1st and 2nd fourier conversion circuits, and said 2nd fourier conversion circuit is a digital-broadcasting receiver which changes said 2nd signal into a frequency domain.

[0021] Invention according to claim 3 is a digital-broadcasting receiver according to claim 1, and said time domain-frequency-domain signal transformation section is a digital-broadcasting receiver with which said fourier conversion circuit performs conversion to a frequency domain of said 1st signal, and conversion to a frequency domain of said 2nd signal by time sharing including the fourier conversion circuit.

[0022] Invention according to claim 4 is a digital-broadcasting receiver according to claim 1. Said time domain-frequency-domain signal transformation section A modulator which becomes irregular to one side of said 1st and 2nd signals so that a frequency band of both signals may not lap, The delay section which doubles signal initiation timing of another side of said 1st and 2nd signals with one [said] signal initiation timing, An adder adding a signal modulated with said modulator and a signal outputted from said delay section and the fourier conversion circuit are included. Said fourier conversion circuit It is the digital-broadcasting receiver which changes and outputs said 1st and 2nd signals with which conversion to a frequency domain is performed to an output of said adder, and frequency bands differ to a frequency domain, respectively.

[0023] Invention according to claim 5 is a digital-broadcasting receiver according to claim 1, and said time domain-frequency-domain signal transformation section is a digital-broadcasting receiver which carries out adjustable [of the one point besides the above which said 2nd signal starts according to information on a transmitting mode that said time amount domain processing section specifies the number of data points of said digital-broadcasting signal including the time amount domain processing section, and information on a data length of said guard interval].

[0024] Invention according to claim 6 is a digital-broadcasting receiver according to claim 1, and said time domain-frequency-domain signal transformation section is a digital-broadcasting receiver which carries out adjustable [of the one point besides the above which computes correlation with a delay signal with which said time amount domain processing section delayed said digital-broadcasting signal and it including the time amount domain processing section, and

said 2nd signal starts according to the result].

[0025] Invention according to claim 7 is a digital-broadcasting receiver according to claim 1. To said digital-broadcasting signal A pilot signal is included and it has further a detector which detects said pilot signal and detects a phase error of said digital-broadcasting signal. Said time domain-frequency-domain signal transformation section It is the digital-broadcasting receiver which carries out adjustable [of the one point besides the above with which said 2nd signal starts said time amount domain processing section according to said phase error including the time amount domain processing section].

[0026] Invention according to claim 8 is a digital-broadcasting receiver according to claim 1. To said digital-broadcasting signal The 1st detector which detects said pilot signal from one side of said 1st and 2nd output signals which a pilot signal is included and are outputted from said time domain-frequency-domain signal transformation section, The 2nd detector which detects said pilot signal from another side of said 1st and 2nd output signals outputted from said phase compensator, It has further a subtractor which subtracts as a result of [of said 1st and 2nd detectors] detection, and a power computing element which computes power of said pilot signal from the result of an operation of said subtractor. Said synthetic circuit It is the digital-broadcasting receiver to which a composite rate [another side / one side of said 1st and 2nd output signals outputted from said time domain-frequency-domain signal transformation section and / of said 1st and 2nd output signals outputted from said phase compensator] is changed according to the result of an operation of said power computing element.

[0027]

[Embodiment of the Invention] After the gestalt of the <gestalt 1 of operation> book operation gives two time domain output signals with which the FFT incorporation initiation points differ to the 1st and 2nd FFT sections and performs conversion to a frequency domain in each, it is the digital-broadcasting receiver which abolishes the phase contrast in the frequency domain between both output signals, and compounded both output signals.

[0028] Only the part of the time difference of the FFT incorporation initiation point is gaining in the power of a signal, and the signal after composition can make the signal power to noise power increase. Consequently, a C/N ratio improves and the error-proof engine performance improves. That is, the digital-broadcasting receiver which used the guard interval signal effectively is obtained. Moreover, it is generating the 1st and 2nd output signals, and is time amount.

[0029] Drawing 1 is drawing showing the digital-broadcasting receiver concerning the gestalt of this operation. In addition, the same sign is attached about the element which has the function same among each block of drawing 1 as drawing 17 .

[0030] As shown in drawing 1 , instead of the time amount domain processing section 40 of drawing 17 , the digital-broadcasting receiver concerning the gestalt of this operation set up the two different FFT incorporation initiation points, and is equipped with the time amount domain processing section 3 which supplies a signal to two latter FFT, respectively. And it has the synthetic circuit 9 which compounds the phase compensator 8 which combines with each carrier further at the signal output in the frequency domain of the 1st and 2nd FFT sections 4 and 7 which undergo the output of the time amount domain processing section 3, respectively, and the 2nd FFT section 7, and amends a phase, and the output of the 1st FFT section 4 and the output of phase compensator 8, and is made into the signal of one frequency domain.

[0031] Since other configurations are the same as that of the digital-broadcasting receiver shown in drawing 17 , explanation is omitted. In addition, in order to distinguish from the 2nd FFT section 7, the gestalt of this operation shows the FFT section 4 shown in drawing 17 as 1st FFT section 4. Moreover, in the gestalt of this operation, the 1st and 2nd FFT sections 4 and 7 can be caught with the time domain-frequency-domain signal transformation section in the time amount domain processing section 3 and a list.

[0032] Next, actuation is explained using drawing 2 . Drawing 2 is drawing having shown the data incorporation period of a part of signal in the time domain of terrestrial digital television broadcast and terrestrial digitized voice broadcast, and the 1st and 2nd FFT sections 4 and 7.

[0033] The signal from a tuner 1 is changed into a digital signal by A-D converter 2, and is inputted into the time amount domain processing section 3. The time amount domain processing

section 3 outputs the part of the 1st FFT incorporation period, and the received digital-broadcasting signal as the 1st output signal into 1 symbol from the 1st FFT incorporation initiation point within a guard interval GI period while performing recovery processing of filtering, a carrier clock, etc. to digital-broadcasting data. And the time amount domain processing section 3 outputs the part of the 2nd FFT incorporation period, and the received digital-broadcasting signal as the 2nd output signal further from the 2nd FFT incorporation initiation point within the guard interval GI period when only time difference X was delayed for the 1st FFT incorporation initiation point.

[0034] In addition, as the 1st and 2nd output signals from the time amount domain processing section 3, the time amount domain signal of the predetermined number of FFT data points is outputted according to the transmitting mode of a digital-broadcasting signal which received. Moreover, the 1st [in drawing 2] and 2nd FFT incorporation periods are the same length as the period of the main signal SG.

[0035] The 1st FFT section 4 and the 2nd FFT section 7 perform a fast Fourier transform, after acquiring the 1st and 2nd output signals completely, respectively. In addition, a buffer etc. is formed in the 1st and the 2nd FFT section 4, and 7, and timing adjustment is carried out so that the output of the 1st FFT section 4 and the output of the 2nd FFT section 7 may synchronize. A fast Fourier transform is performed and the 2nd output signal is supplied to phase compensator 8 among the 1st and 2nd output signals with which timing adjustment was performed.

[0036] Here, it is as follows when the 1st output signal is expressed with the formula of the Fourier transform.

[0037]

[Equation 1]

$$g(t) \Rightarrow G(f)$$

[0038] In addition, in several 1, in the signal in a time domain, and f, the frequency of each subcarrier and G(f) express the signal in a frequency domain, and \Rightarrow expresses [t / time amount and g(t)] the Fourier transform, respectively.

[0039] Next, the 2nd output signal with which only the part of time difference X has delay rather than the 1st output signal in a time domain is expressed as follows.

[0040]

[Equation 2]

$$g(t - X) \Rightarrow G(f) e^{-2\pi j f X}$$

[0041] In addition, in several 2, the same mark as several 1 expresses the same semantics as the above, e expresses an exponential function and j expresses an imaginary, respectively.

[0042] As shown in several 1 and several 2, between the 1st output signal and the 2nd output signal, the phase contrast (a part for namely, the exponent part of $\exp(-2\pi j f X)$) proportional to each subcarrier frequency f and time difference X exists. Since the information on this time difference X and the information on each subcarrier frequency f are known in a receiver, it is possible to apply phase correction for every subcarrier to the 2nd output signal expressed with several 2.

[0043] That is, by carrying out the multiplication of the $\exp(2\pi j f X)$ to the several 2 right-hand side, the term of $\exp(-2\pi j f X)$ can be negated and the 1st output signal and same frequency-domain signal G(f) can be obtained also about the 2nd output signal. Thereby, signal power increases only the part of the 2nd output signal.

[0044] Phase compensator 8 is formed based on the above-mentioned principle, receives the 2nd output signal outputted from the 2nd FFT section 7, and it amends the 2nd output signal so that the phase contrast in the frequency domain between the 1st and 2nd output signals may be abolished according to time difference X. What is necessary is just to combine a numerical-control oscillator (Numerical Controlled Oscillator) and a phase rotation circuit (complex arithmetic circuit) about the concrete configuration of phase compensator 8, for example. Since each subcarrier is continuing by the integral multiple, after FFT processing carries out the AKYUMU rate of the phase proportional to time difference X, and should just amend it in a

numerical-control oscillator machine and a phase rotation circuit.

[0045] Now, the 1st and 2nd output signals turn into the same signal after phase correction by carrying out phase correction to the 2nd output signal. Therefore, if the 1st output signal from the 1st FFT section 4 and the 2nd output signal after phase correction are compounded, the signal power of a digital-broadcasting signal will increase. The synthetic circuit 9 is formed for this purpose.

[0046] In addition, what is necessary is just to adopt as it the method which suited the circuitry for which the synthetic circuit 9 is asked, although the gain synthesis method, such as adding on gains [signals / two or more], the maximum ratio synthesis method compounded according to the envelope ratio of a signal are known by the synthetic method of a signal. For example, if it becomes in ***** composition, since the 1st and 2nd output signals are only added, the synthetic circuit 9 can be constituted easily that there should just be an adder.

[0047] In the output signal of this compound frequency domain, it means that only the part of time difference X had gained in signal power, its C/N ratio improves compared with the case where the 1st or 2nd original output signal is taken out according to an individual, and the error-proof engine performance improves. This is for the signal component of the portion of SG1a to increase among the main signals SG in drawing 2.

[0048] That is, according to the digital-broadcasting receiver concerning the gestalt of this operation, phase compensator 8 amends the 2nd output signal so that the phase contrast in the frequency domain of the 1st and 2nd output signals may be abolished according to time difference X. And the synthetic circuit 9 compounds the output of phase compensator 8, and the output from the 1st FFT section 4. Therefore, only the part of time difference X can gain in the power of a signal, and the signal after composition can make the signal power to noise power increase. Consequently, a C/N ratio improves and the error-proof engine performance improves. That is, the digital-broadcasting receiver which used the guard interval signal effectively is obtained. Moreover, it is generating the 1st and 2nd output signals, and is time amount.

[0049] Moreover, in the gestalt of this operation, the 1st and 2nd FFT sections 4 and 7 are formed. Therefore, compared with the case where signal processing of both 1st and 2nd output signals is performed, there are few burdens of signal processing at one fourier conversion circuit.

[0050] In addition, in the gestalt of this operation, although phase compensator 8 was established in the latter part of the 2nd FFT section 7, since phase correction may be carried out to the 1st output signal, phase compensator 8 may be established in the latter part of the 1st FFT section 4 in that case.

[0051] Although time diversity which used the guard interval using two FFT sections was realized with the gestalt 1 of the <gestalt 2 of operation> operation, the gestalt of this operation shows the example which brings about the same effect using one symbol memory which has the storage capacity below symbol length, and the ***** FFT section which operates by *****.

[0052] Drawing 3 is drawing showing the digital-broadcasting receiver concerning the gestalt of this operation. In addition, the same sign is attached about the element which has the function same among each block of drawing 3 as drawing 1. However, the time amount domain processing section 3 outputs the period (for example, period until the 2nd FFT incorporation period expires from the 1st FFT incorporation initiation point in drawing 2) from the direction to the later early one, and the received digital-broadcasting signal as the 3rd output signal among the 1st and 2nd output signals instead of outputting the 1st and 2nd above-mentioned output signals.

[0053] As shown in drawing 3, the digital-broadcasting receiver concerning the gestalt of this operation is equipped with the symbol memory 10 which has the storage capacity below symbol length, the ***** FFT section 11 which undergoes the output of the symbol memory 10, and the 1st and 2nd memory 12a and 12b which memorizes two output signals from the ***** FFT section 11.

[0054] The symbol memory 10 incorporates the data of each symbol of the 3rd output signal outputted from the time amount domain processing section 3, and read-out is incorporated, is performed by ***** at the time, and it outputs it to latter ***** FFT 11.

[0055] By time sharing, ***** FFT 11 performs conversion to the frequency domain of the portion

which is equivalent to the 1st above-mentioned output signal among the 3rd output signal, and conversion to the frequency domain of the portion equivalent to the 2nd output signal by **** of the 1st and 2nd FFT sections 4 and 7, and outputs them as the 1st and 2nd output signals in a frequency domain, respectively.

[0056] 1st memory 12a memorizes the 1st output signal from **** FFT 11, and 2nd memory 12b memorizes the 2nd output signal from **** FFT 11. And the output of 1st memory 12a is given to the synthetic circuit 9, and the output of 2nd memory 12b is given to phase compensator 9. And in the synthetic circuit 9, composition with the output of 1st memory 12a and the output of phase compensator 9 is performed.

[0057] Since other configurations are the same as that of the digital-broadcasting receiver shown in drawing 1, explanation is omitted. In addition, in the gestalt of this operation, the 1st and 2nd memory 12a and 12b can be caught with the time domain-frequency-domain signal transformation section in the time amount domain processing section 3, the symbol memory 10, the **** FFT section 11, and a list.

[0058] Next, actuation is explained using drawing 4. Drawing 4 is drawing having shown the data incorporation period of the **** FFT section 11 in a part of signal in the time domain of terrestrial digital television broadcast and terrestrial digitized voice broadcast, actuation of the symbol memory 10, and a list.

[0059] The digital-broadcasting signal by which time amount domain processing was carried out is inputted into the symbol memory 10 from the time of being equivalent to the 1st FFT incorporation initiation point in the 1st FFT section 4 of the gestalt 1 of operation, as shown in drawing 4. And incorporation of a signal is maintained until it is equivalent to the end point of the 2nd FFT incorporation period in the 2nd FFT section 7 of the gestalt 1 of operation.

[0060] The storage capacity of the symbol memory 10 does not necessarily need a part for the data length of one symbol here. Namely, the symbol memory 10 should just be equipped with the storage capacity which is the degree which can memorize the data length of the sum total period of time difference X and the main signal SG like the symbol memory actuation period in drawing 4.

[0061] The symbol memory 10 supplies in time the data of the FFT point size of the part which is equivalent to the **** FFT section 11 first at the 1st FFT incorporation period in the 1st FFT section 4 of the gestalt 1 of operation from top one. And the **** FFT section 11 performs FFT processing by **** in the period PD 1 of operation, and outputs the 1st output signal in a frequency domain to 1st memory 12a.

[0062] Next, the symbol memory 10 supplies the data of the FFT point size of the part which is equivalent to the **** FFT section 11 at the 2nd FFT incorporation period in the 2nd FFT section 7 of the gestalt 1 of operation from the place where only the part of time difference X offset the start address. And the **** FFT section 11 performs FFT processing by **** in the period PD 2 of operation following the period PD 1 of operation, and outputs the 2nd output signal in a frequency domain to 2nd memory 12b.

[0063] And the 1st and 2nd memory 12a and 12b synchronizes mutually, and outputs the 1st and 2nd output signals, respectively. And about the 2nd output signal, phase compensator 8 performs phase correction, and the synthetic circuit 9 compounds the 1st and 2nd output signals.

[0064] According to the digital-broadcasting receiver concerning the gestalt of this operation, the **** FFT section 11 performs conversion to the frequency domain of the portion which is equivalent to the 1st output signal among the 3rd output signal, and conversion to the frequency domain of the portion equivalent to the 2nd output signal by time sharing, and outputs as the 1st and 2nd output signals, respectively. Therefore, the time domain-frequency-domain signal transformation section can be constituted from one fourier conversion circuit, and the circuitry of the time domain-frequency-domain signal transformation section can be reduced.

[0065] In addition, it is also possible to make adjustable the offset value of the time difference X of the symbol memory 10, and to carry out adjustable [of the effect of time diversity].

[0066] The gestalt of the <gestalt 3 of operation> book operation is also the modification of the gestalt 1 of operation, and is the digital-broadcasting receiver which carries out the frequency modulation of the 2nd output signal which only time difference X is delayed and is outputted from

the time amount domain processing section 3, is overlapped on the 1st output signal, bundles up both signals, and carries out FFT processing.

[0067] Drawing 5 is drawing showing the digital-broadcasting receiver concerning the gestalt of this operation. In addition, the same sign is attached about the element which has the function same among each block of drawing 5 as drawing 1.

[0068] As shown in drawing 5, the digital-broadcasting receiver concerning the gestalt of this operation is equipped with the delay section 14 for doubling with the signal initiation timing of the 2nd output signal the signal initiation timing of the modulator 13 which becomes irregular so that the frequency band of the 1st and 2nd output signals may not lap, and the 1st output signal outputted from the time amount domain processing section 3 to the 2nd output signal outputted from the time amount domain processing section 3.

[0069] Furthermore, the digital-broadcasting receiver concerning the gestalt of this operation performs conversion to a frequency domain to the output of the adder 15 adding the signal modulated with the modulator 13, and the signal outputted from the delay section 14, and an adder 15, and is equipped with the double-length FFT section 16 which can process one twice the number of data of a transmitting mode which changes and outputs the 1st and 2nd output signals with which frequency bands differ to a frequency domain, respectively. In addition, in the gestalt of this operation, the double length FFT section 16 can be caught with the time domain-frequency-domain signal transformation section in the time amount domain processing section 3, the modulation section 13, the delay section 14, an adder 15, and a list.

[0070] Next, actuation is explained using drawing 6 and drawing 7. Drawing 6 is drawing having shown the data incorporation period of the double length FFT section 16 in a part of signal in the time domain of terrestrial digital television broadcast and terrestrial digitized voice broadcast, and the list. Moreover, drawing 7 is drawing showing arrangement in the frequency domain of the 2nd output signal modulated by the modulator 13, and the 1st output signal.

[0071] Like the case of the gestalt 1 of operation, in the time amount domain processing section 3, data is acquired from the 1st FFT incorporation initiation point, the 1st output signal is outputted, data is acquired from the 2nd FFT incorporation initiation point, and the 2nd output signal is outputted. About the 1st output signal, only the part of time difference X is delayed in the delay section 14 among these signals, and the signal initiation timing of the 1st output signal is doubled with the signal initiation timing of the 2nd output signal.

[0072] Moreover, about the 2nd output signal, a modulator 13 arranges in the frequency location with which the 1st output signal and a frequency band do not lap. And addition with the 1st output signal with which the adder 15 was delayed, and the 2nd modulated output signal is performed. Since the frequency domain is expanded, the data after this addition is data it is twice whose number of data including both 1st and 2nd output signals of this.

[0073] What is necessary is just to arrange the 2nd output signal to the frequency band which makes $fL2$ center frequency so that it may become axial symmetry by setting a symmetry axis as a certain frequency fLc in a frequency domain when the 1st output signal is located in the frequency band which makes $fL1$ center frequency as the concrete method of arrangement of the 2nd output signal in a frequency domain, as shown, for example in drawing 7.

[0074] What is necessary is just to set up the frequency band of the 1st and 2nd output signals in this case like $1 = 4\text{MHz}$ of $fL(s)$, $fLc = 8\text{MHz}$, and $2 = 12\text{MHz}$ of $fL(s)$, since it will be 5.6MHz if it becomes in terrestrial digital television broadcast.

[0075] The 1st and 2nd output signals after addition are inputted into the double length FFT section 16 which can process one twice the number of data of a transmitting mode. In the double length FFT section 16, conversion to a frequency domain is performed to the output of an adder 15, and the 1st and 2nd output signals with which frequency bands differ are changed and outputted to a frequency domain, respectively.

[0076] And the 1st and 2nd output signals synchronize mutually, and are outputted from the double length FFT section 16, respectively, phase compensator 8 performs phase correction about the 2nd output signal, and the synthetic circuit 9 compounds the 1st and 2nd output signals.

[0077] According to the digital-broadcasting receiver concerning the gestalt of this operation,

the 2nd output signal modulated with the modulator 13 and the 1st output signal outputted from the delay section 14 are added, the double length FFT section 16 performs conversion to a frequency domain to the output of an adder 15, and an adder 15 changes and outputs the 1st and 2nd output signals with which frequency bands differ to a frequency domain, respectively. [0078] Therefore, it becomes possible to carry out the Fourier transform of the 1st and 2nd output signals with which signal initiation timing differs collectively in a time domain. If batch processing is possible, when performing FFT processing using DSP (Digital Signal Processor) etc., control of the FFT section will become easy. Moreover, the time domain-frequency-domain signal transformation section can be constituted from one fourier conversion circuit, and the circuitry of the time domain-frequency-domain signal transformation section can be reduced. [0079] The gestalt of the <gestalt 4 of operation> book operation explains how the 1st FFT incorporation initiation point and the 2nd FFT incorporation initiation point are determined in the time amount domain processing section 3 in the gestalt 1 of operation thru/or the digital-broadcasting receiver of 3.

[0080] That is, the digital-broadcasting receiver concerning the gestalt of this operation carries out adjustable [of at least one side] among the 1st and 2nd FFT incorporation initiation points according to the information on a transmitting mode and the information on the data length of a guard interval that the number of data points of a digital-broadcasting signal is specified. Thereby, it responds to the broadcasting format of a digital-broadcasting signal, and is time amount.

[0081] Drawing 8 is drawing showing a part of configuration of the time amount domain processing section 3 in the digital-broadcasting receiver concerning the gestalt of this operation. As shown in drawing 8, the time amount domain processing section 3 is equipped with the table 17 which recorded the time difference X which optimized beforehand and was set up according to the transmitting mode which specifies the number of data points of a digital-broadcasting signal, and the data length of a guard interval. And the symbol counter 19 with which the time amount domain processing section 3 outputs an adder 18 and the data location in a symbol further, 1st equal comparator 20b which outputs logic when the value of the symbol counter 19 and the 1st FFT incorporation initiation point value are in agreement, When the value of the symbol counter 19 and the 2nd FFT incorporation initiation point are in agreement, it has 2nd equal comparator 20a which outputs logic. In addition, the information on the time difference X outputted from a table 17 is also given to the phase compensator 8 in the gestalt 1 of operation thru/or the digital-broadcasting receiver of 3.

[0082] Next, actuation is explained using drawing 9. Drawing 9 is the timing chart which showed the number of data of a signal and the combination of a guard interval in each transmitting mode, and an example of each time difference X at that time.

[0083] Three transmitting modes and the data length of four guard intervals are specified [in / both / the specification of terrestrial digital television broadcast and terrestrial digitized voice broadcast]. About the transmitting mode, as the number of data points, three, 2k (2048), 4k (4096), and 8k (8192), are defined, and four, 1/32 of the data length of the main signal, 1/16, 1/8, and 1/4, are defined about the data length of a guard interval. Therefore, the combination becomes $3 \times 4 = 12$ kind.

[0084] For example, although drawing 9 is a timing chart in terrestrial digital television broadcast In the case of 2k mode signal, the data length of guard interval GI2k is 1/16 (= 128 points) of the data length of main signal SG2k. In the case of 4k mode signal When the data lengths of guard interval GI4k are 1/8 (= 512 points) of the data length of main signal SG4k, and 8k mode signal, the data length of guard interval GI8k is one fourth of the data lengths of main signal SG8k (= 2048 points). The combination of these transmitting modes and the data length of a guard interval is not changed during reception, unless it is beforehand warned by a TMCC signal etc. In addition, in each transmitting mode, time difference differs from X2k, X4k, and X8k.

[0085] Although it is possible about the 1st FFT incorporation initiation point, the 2nd FFT incorporation initiation point, and the time difference between both to set up variously, it is time amount by the method of the setup. Of course, time amount Therefore, with the gestalt of this operation, the information on the time difference for every transmitting mode and guard interval

data length optimized by conducting an experiment etc. beforehand is recorded on a table 17. And the 2nd FFT incorporation initiation point is set up with reference to the information on a table 17. In addition, since a setup is suitably performed from the calculation result of correlation between the guard intervals in a time-axis and the main signals in a well-known time domain correlation circuit so that the 1st FFT incorporation initiation point may be described in the gestalt of the next operation, the generation method is not described here.

[0086] The information on a transmitting mode and the information on the data length of a guard interval serve as known with the storage means easily established in the distinction possibility of or a receiver in the receiver itself. Therefore, in order to optimize the effect of time diversity, according to the data length of a guard interval, it carries out adjustable [of the time difference X between the 1st FFT incorporation initiation point and the 2nd FFT incorporation initiation point] to a transmitting mode.

[0087] A table 17 acquires transmitting-mode information and the information on the data length of a guard interval, and chooses and outputs the information on time difference were suitable for each transmitting mode and each guard interval data length. The information on the outputted time difference is also given to an adder 18 while it is given to phase compensator 8.

[0088] An adder 18 adds the signal of the 1st FFT incorporation initiation point value, and the time difference outputted from the table 17, and generates the signal of the 2nd FFT incorporation initiation point value. The signal of the 2nd FFT incorporation initiation point value is given to the end of 2nd equal comparator 20a.

[0089] 2nd equal comparator 20a compares the output value of the symbol counter 19 with the 2nd FFT incorporation initiation point value, and when both are in agreement, it outputs logic.

[0090] Moreover, the signal of the 1st FFT incorporation initiation point value is given to the end of 1st equal comparator 20b, and the output value of the symbol counter 19 is compared with the 1st FFT incorporation initiation point value, and 1st equal comparator 20b outputs logic, when both are in agreement.

[0091] According to the digital-broadcasting receiver concerning the gestalt of this operation, the time amount domain processing section 3 carries out adjustable [of the 2nd FFT incorporation initiation point] according to the information on a transmitting mode, and the information on the data length of a guard interval. Therefore, it responds to the broadcasting format of a digital-broadcasting signal, and is time amount. Moreover, even when the combination of the transmitting mode of terrestrial digital television broadcast and terrestrial digitized voice broadcast or the data length of a guard interval changes, the optimal time amount diversity can be realized.

[0092] In addition, although the hardware-configuration which uses a table 17 was illustrated with the gestalt of this operation in order to make the information on time difference output from the information on the data length of a guard interval, and the information on a transmitting mode, it is also possible to process by software so that time difference may be computed using CPU (Central ProcessingUnit) which controls a receiver from the information on the data length of a guard interval and the information on a transmitting mode, and to achieve the same function as the above.

[0093] The gestalt of <gestalt 5 of operation> book operation is the modification of the digital-broadcasting receiver concerning the gestalt 4 of operation, and is further equipped with the device which carries out adjustable [of the 1st FFT incorporation initiation point and the 2nd FFT incorporation initiation point] using the delay profile obtained by correlation with a guard interval and the former data of the second-half section in the main signal to a part of configuration of the time-amount domain processing section 3 shown in the gestalt 4 of operation.

[0094] Drawing 10 is drawing showing a part of configuration of the time amount domain processing section 3 in the digital-broadcasting receiver concerning the gestalt of this operation. As shown in drawing 10 , in addition to the configuration of drawing 8 , this time amount domain processing section 3 is further equipped with the time domain correlation circuit 21, the correction value creation circuit 22, and the multiplier 23.

[0095] The time domain correlation circuit 21 is a well-known circuit which detects correlation

with a digital-broadcasting input signal and the delay signal with which only the period of the main signal SG delayed the input signal. The correction value creation circuit 22 detects a delay profile in response to the information on the correlation signal outputted from the time domain correlation circuit 21, and the 1st FFT incorporation initiation point, and the information on the symbol counter 19, and outputs the correction value of the 2nd FFT incorporation initiation point so that it may explain in full detail below. A multiplier 23 carries out the multiplication of the correction value outputted from the correction value creation circuit 22 to the data of the time difference outputted from a table 17, and outputs it to an adder 18.

[0096] Moreover, drawing 11 is drawing showing the details configuration of the correction value creation circuit 22. Peak detector 22a which detects the peak in response to the correlation signal with which the correction value creation circuit 22 is outputted from the time domain correlation circuit 21, Level judging section 22b which judges the level of a peak in response to a correlation signal and the detection result of peak detector 22a, How much the ratio of the peak value of the peak which has a correlation signal in response to a correlation signal and the detection result of peak detector 22a, and the following peak is, D/U (Desire/Undesire) detecting-element 22c to detect, It has 22d of delay detecting elements which detect what delay period exists from the peak of a correlation signal to the following peak in response to the judgment result of level judging section 22b. These peak detector 22a, level judging section 22b, D/U detecting-element 22c, and 22d of delay detecting elements have the function to specify the wave-like configuration of the correlation signal outputted from the time domain correlation circuit 21 as a whole.

[0097] And the correction value creation circuit 22 is further equipped also with math-processing section 22e which computes the delay profile of a correlation signal and computes the correction value of time difference X in response to the output of the detection result of peak detector 22a, and 22d of delay detecting elements, the detection result of D/U detecting-element 22c, the 1st FFT incorporation initiation point value, and a symbol counter signal.

[0098] Next, actuation is explained using drawing 12. Drawing 12 is drawing having shown the data incorporation period of the 1st and 2nd FFT sections 4 and 7 in a part of signal in the time domain of terrestrial digital television broadcast and terrestrial digitized voice broadcast, the delay signal with which only the period of the main signal SG delayed the input signal, the correlation signal outputted from the time domain correlation circuit 21, and the list.

[0099] In terrestrial digital television broadcast or terrestrial digitized voice broadcast, as mentioned above, the data of the same contents as the second half portion of the main signal is added before the main signal as a guard interval, and active jamming correction capacity is improved. Since the second half portions of this guard interval signal and the main signal are the same contents, in the time domain correlation circuit 21, the division break of a guard interval and the main signal is detectable by searching for correlation by the autocorrelation operation (complex-conjugate operation).

[0100] By the signal shown as "correlation when there are few outpatient department factors" among correlation signals in drawing 12, the peak PK 1 of a correlation signal has appeared in the division break of the guard interval GI of a delay signal, and the main signal SG. On the other hand, when a multi-pass arises in a transmission line and a "advance wave" and a "delay wave" arise, it becomes difficult for this peak to appear in a duplex like PK2 or PK3, and to specify clearly the division break of the guard interval GI and the main signal SG. In addition, detection of the peak of a correlation signal can be performed because only a suitable period (it is the period of guard interval length at the maximum) carries out the moving average of the autocorrelation operation.

[0101] The correlation detection in the time domain correlation circuit 21 is used for the decision of the 1st FFT incorporation initiation point. When the 1st FFT incorporation initiation point detects the synchronization of a signal with a receiver, it is usually fixed.

[0102] In the gestalt of this operation, the correlation detection in the time domain correlation circuit 21 is used also for the decision of the 2nd FFT incorporation initiation point.

[0103] The output which carried out the moving average of the correlation signal outputted from the time domain correlation circuit 21 has the breadth (this breadth is called a delay profile) of

WD or WA under the effect of the multi-pass of a transmission line like the correlation signal shown in drawing 12 . Therefore, it can distinguish whether the multi-pass according whether the multi-pass by the delay wave occurred in the transmission line to an advance wave occurred by analyzing this delay profile.

[0104] Since a possibility that signal interference has taken place in the direction of a guard interval portion side is higher than the main signal portion in a time domain when the multi-pass by the delay wave occurs, as for the 2nd FFT incorporation initiation point, it is desirable to set up later. Since a possibility that signal interference has taken place in the direction of the main signal portion side is higher than a guard interval portion in a time domain on the other hand when the multi-pass by the advance wave occurs, as for the 2nd FFT incorporation initiation point, it is desirable to set up a little early. The arrow head in drawing 12 expresses this.

[0105] Using this principle, it asks for the direction and magnitude of a delay profile from the output of the time domain correlation circuit 21, and the mutually related configuration of a peak wave is specified in the correction value creation circuit 22. And it asks for the relation between the configuration and the 2nd FFT incorporation initiation point based on the information on the 1st FFT incorporation initiation point and a symbol counter signal, and the correction value for moving the 2nd FFT incorporation initiation point is generated.

[0106] The 2nd FFT incorporation initiation point is controllable by carrying out the multiplication of this correction value to the time difference X outputted from the table 17 with the multiplier 23. Moreover, what is necessary is to also give the result of having carried out the multiplication of this correction value to phase compensator 8, and just to use for phase correction.

[0107] That is, in the gestalt of this operation, by computing correlation with a digital-broadcasting signal and the delay signal which delayed it, the time amount domain processing section 3 judges the effect of the multi-pass of a digital-broadcasting signal, and is carrying out adjustable [of the 2nd FFT incorporation initiation point] according to the effect of a multi-pass.

[0108] Therefore, even if it does not set up the time difference X which foresaw the condition of a transmission line beforehand, the transmission-line condition of a digital-broadcasting signal is embraced, and it is time amount.

[0109] The gestalt of the <gestalt 6 of operation> book operation is the modification of the digital-broadcasting receiver concerning the gestalt 1 of operation, presumes a transmission-line condition from a pilot signal in a frequency domain, and carries out adjustable [of the 2nd FFT incorporation initiation point] based on this presumed information.

[0110] Drawing 13 is drawing showing a part of configuration of the digital-broadcasting receiver concerning the gestalt of this operation. As shown in drawing 13 , in addition to the configuration of drawing 1 , this digital-broadcasting receiver is further equipped with the pilot signal detection circuit 24, the phase detector 25, the delay circuit 26, the phase error detector 27, the integrating circuit 28, and the phase correction value creation circuit 29.

[0111] The pilot carrier detector 24 detects a specific pilot carrier from the frequency-domain signal outputted from the synthetic circuit 9. The phase detector 25 detects topology from the pilot carrier which the pilot carrier detector 24 detected. A delay circuit 26 delays the topology which the phase detector 25 detected. The phase error detector 27 detects a phase error from the delayed topology and current topology. An integrating circuit 28 integrates with a phase error in the direction of a carrier, and the direction of a symbol. And the phase correction value creation circuit 29 changes the value of an integrating circuit 28 into correction value.

[0112] Since other configurations are the same as that of the digital-broadcasting receiver concerning the gestalt 1 of operation, explanation is omitted.

[0113] Next, actuation is explained. In terrestrial digital television broadcast and terrestrial digitized voice broadcast, pilot carriers, such as a TMCC pilot carrier for transmitting data required for a receiver, and AC (Auxiliary Channel) pilot carrier for broadcasting stations, SP (Scattered Pilot) carrier used for transmission-line presumption at the time of a synchronous modulation, are transmitted in a known location.

[0114] The DBPSK (Differential Binary Phase ShiftKeying) modulation is carried out, and this pilot carrier transmits 1-bit information as one symbol. Moreover, the multiplication of the phase

of π has been carried out with a location. Therefore, the pilot signal of a known location is used, and if it compares with a nearby signal after performing phase correction, the error of a phase can be searched for easily.

[0115] Since a delay wave or an advance wave is added with both gain and a phase on a time-axis, a multi-pass signal is detectable as phase rotation with a frequency shaft. Namely, what is necessary is to be able to presume a transmission-line condition and just to control the 2nd FFT incorporation initiation point in a time domain based on this presumption, if the phase error between pilot carriers is detected. Then, the optimal time amount diversity according to a transmission-line condition is realizable.

[0116] Therefore, first, a known specific pilot carrier is detected in the pilot carrier detector 24, and a phase detector 25 detects topology from the detected pilot carrier. And a phase error is detected in the phase error detector 27 from the topology of the pilot carrier before [one] making it delayed in a delay circuit 26, and current topology. And an average phase error is detected by integrating the both directions of the direction of a subcarrier, and the direction of a symbol by the integrating circuit 28.

[0117] The phase correction value creation circuit 29 generates the correction value of the 2nd FFT incorporation initiation point based on the signal from an integrating circuit 28, and inputs it into the multiplier 23 shown in the gestalt 5 of operation.

[0118] That is, according to the digital-broadcasting receiver concerning the gestalt of this operation, it has the phase error detector 27 which detects a pilot signal and detects the phase error of a digital-broadcasting signal. And based on the information on this detected phase error, the time amount domain processing section 3 carries out adjustable [of the 2nd FFT incorporation initiation point].

[0119] Therefore, the transmission-line condition of a digital-broadcasting signal is embraced, and it is time amount.

[0120] In addition, the digital-broadcasting receiver shown in drawing 14 is the modification of the gestalt of this operation. In drawing 14, the transmission-line presumption filter 30 in frequency domain processing and a synchronization / differential recovery section 5 or the power computing element 31 of each carrier, and the reverse FFT circuit 33 constitute the detector which detects a pilot signal and detects the phase error of a digital-broadcasting signal.

[0121] The transmission-line presumption filter 30 is a filter which presumes the condition of a transmission line using SP pilot carrier used at the time of a synchronous recovery. Moreover, the power computing element 31 is a computing element which judges the condition of a transmission line in quest of the power of each carrier at the time of a differential recovery. In addition, according to whether a switch 32 performs a synchronous recovery or a differential recovery is performed, it chooses whether the path to the reverse FFT circuit 33 is used as the transmission-line presumption filter 30, or it considers as the power computing element 31.

[0122] Since SP pilot signal is periodically inserted in the known location, it can presume transmission-line information in a synchronous recovery by performing time amount filtering and carrier filter processing in a frequency domain. Moreover, although SP carrier is not inserted, since it is a DQPSK (Differential Quadrature Phase Shift Keying) modulation at the time of a differential recovery and power is always fixed, the condition of a transmission line can be presumed by calculating the power of each carrier.

[0123] If a synchronous modulation and differential modulation are changed with a switch 32 and reverse FFT processing is performed to the output of the transmission-line presumption filter 30 or the power computing element 31 per symbol in the reverse FFT circuit 33, a channel impulse response can be found easily. Therefore, it is possible by giving this information to the phase correction value creation circuit 29, and performing the same processing as drawing 13 to calculate the correction value of time diversity.

[0124] The gestalt of the <gestalt 7 of operation> book operation is the modification of the digital-broadcasting receiver concerning the gestalt 1 of operation, and carries out adjustable [of the rate of composition of the 1st output signal in the synthetic circuit 9, and the 2nd output signal] using a pilot carrier signal.

[0125] Drawing 15 is drawing showing a part of configuration of the digital-broadcasting receiver concerning the gestalt of this operation. As shown in drawing 15, in addition to the configuration of drawing 1, this digital-broadcasting receiver is further equipped with the pilot signal detection circuits 34a and 34b, the subtractor 35, the power computing element 36, and the integrating circuit 37.

[0126] Pilot carrier detector 34a detects all pilot carriers from the frequency-domain signal outputted from the 1st FFT section 4. Pilot carrier detector 34b detects all pilot carriers from the frequency-domain signal outputted from phase compensator 8. A subtractor 35 makes both the pilot carriers of the pilot carrier detectors 34a and 34b subtract mutually. The power computing element 36 detects the power of the noise vector which can be found by subtraction. An integrating circuit 37 integrates with the noise component contained in the pilot carrier in 1 symbol.

[0127] Since other configurations are the same as that of the digital-broadcasting receiver concerning the gestalt 1 of operation, explanation is omitted.

[0128] Next, actuation is explained. The 1st output signal after conversion to the frequency domain outputted from the 1st FFT section 4 and the 2nd output signal after conversion to the frequency domain outputted from phase compensator 8 are the signal of the same phase.

[0129] If a difference is among these both, they are the difference of the amount of noises of each signal, and the difference of a line characteristic. Therefore, the vector of the difference of both signals can be found by searching for these both difference with a subtractor 35. It thinks that the greater part of this vector component is a noise vector, and the power of this signal is found with the power computing element 36.

[0130] And an integrator 37 is integrated with the signal power for one symbol, and the power of a noise is found, and when noise power is large, it carries out adjustable [of the rate of composition of the 1st output signal in the synthetic circuit 9, and the 2nd output signal]. Composition of the 1st and 2nd output signals is interrupted, and, specifically, only the 1st output signal is chosen.

[0131] It constituted as mentioned above because the 2nd FFT incorporation period was a transmission-line condition, the effect of the clock regenerative circuit of a receiver, etc. and 1 symbol period may have been exceeded in the digital-broadcasting receiver of this invention. As shown in drawing 16, it may have invaded into the contiguity symbol which the 2nd FFT incorporation period precedes, or, specifically, may be invading into the contiguity symbol (x of the upper case in drawing 16) and the 2nd FFT incorporation period continue (x of the middle in drawing 16).

[0132] If these phenomena occur, the portion which caused a lifting and interference will serve as a noise in the interference between symbols with a contiguity symbol. Thereby, the receiving engine performance may be degraded.

[0133] However, like the gestalt of this operation, by observing the noise component of the difference of the 1st and 2nd output signals, a synthetic circuit can always be adjusted so that the greatest engine performance can be demonstrated.

[0134] According to the digital-broadcasting receiver concerning the gestalt of this operation, the power computing element 36 computes the power of the difference of each pilot signal of the 1st and 2nd output signals, and the synthetic circuit 9 changes a composite rate [output signal / which is outputted from 1st FFT section 4 / 2nd output signal / which is outputted from phase compensator 8 /, and / 1st] according to the result of an operation of the power computing element 36.

[0135] Therefore, by detecting the difference of noise power between the 1st and 2nd output signals, and changing the synthetic rate of the 1st and 2nd output signals according to the size of a noise, it responds to the effect of the clock playback in the transmission-line condition and receiver of a digital-broadcasting signal, and is time amount.

[0136]

[Effect of the Invention] According to invention according to claim 1, phase compensator amends one side of the 1st or 2nd output signal so that the phase contrast in the frequency domain of the 1st and 2nd output signals may be abolished according to the time difference between 1 in

the period of a guard interval, and other one point. And a synthetic circuit compounds the output of phase compensator, and the output from the time domain–frequency–domain signal section. Therefore, only the part of the time difference in a guard interval can gain in the power of a signal, and the signal after composition can make the signal power to noise power increase. Consequently, a C/N ratio improves and the error–proof engine performance improves. That is, the digital–broadcasting receiver which used the guard interval signal effectively is obtained. Moreover, it is generating the 1st and 2nd output signals, and is time amount.

[0137] According to invention according to claim 2, the 1st fourier conversion circuit changes the 1st signal into a frequency domain, and the 2nd fourier conversion circuit changes the 2nd signal into a frequency domain. Therefore, compared with the case where signal processing of both 1st and 2nd signals is performed by one fourier conversion circuit, there are few burdens of signal processing in the time domain–frequency–domain signal transformation section.

[0138] According to invention according to claim 3, in the time domain–frequency–domain signal transformation section, the fourier conversion circuit performs conversion to the frequency domain of the 1st signal, and conversion to the frequency domain of the 2nd signal by time sharing including the fourier conversion circuit. Therefore, the time domain–frequency–domain signal transformation section can be constituted from one fourier conversion circuit, and the circuitry of the time domain–frequency–domain signal transformation section can be reduced.

[0139] According to invention according to claim 4, an adder adds the signal modulated with the modulator, and the signal outputted from the delay section, and the fourier conversion circuit performs conversion to a frequency domain to the output of an adder, and changes and outputs the 1st and 2nd signals with which frequency bands differ to a frequency domain, respectively. Therefore, it becomes possible to carry out the Fourier transform of the 1st and 2nd signals with which signal initiation timing differs collectively in a time domain. Moreover, the time domain–frequency–domain signal transformation section can be constituted from one fourier conversion circuit, and the circuitry of the time domain–frequency–domain signal transformation section can be reduced.

[0140] According to invention according to claim 5, the time amount domain processing section carries out adjustable [of other one point which the 2nd signal starts] according to the information on a transmitting mode, and the information on the data length of a guard interval. Therefore, it responds to the broadcasting format of a digital–broadcasting signal, and is time amount.

[0141] According to invention according to claim 6, the time amount domain processing section carries out adjustable [of other one point which the 2nd signal starts] according to the calculation result of correlation with a digital–broadcasting signal and the delay signal which delayed it. Therefore, the transmission–line condition of a digital–broadcasting signal is embraced, and it is time amount.

[0142] According to invention according to claim 7, the time amount domain processing section carries out adjustable [of other one point which the 2nd signal starts in a frequency domain according to the phase error detected in the detector by the pilot signal]. Therefore, the transmission–line condition of a digital–broadcasting signal is embraced, and it is time amount.

[0143] According to invention according to claim 8, a power computing element computes the power of the difference of each pilot signal of the 1st and 2nd output signals, and a synthetic circuit changes a composite rate [another side / one side of the 1st and 2nd output signals outputted from the time domain–frequency–domain signal transformation section, and / of the 1st and 2nd output signals outputted from phase compensator] according to the result of an operation of a power computing element. Therefore, by detecting the difference of noise power between the 1st and 2nd output signals, and changing the synthetic rate of the 1st and 2nd output signals according to the size of a noise, it responds to the effect of the clock playback in the transmission–line condition and receiver of a digital–broadcasting signal, and is time amount.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing the digital-broadcasting receiver concerning the gestalt 1 of operation.

[Drawing 2] In the digital-broadcasting receiver concerning the gestalt 1 of operation, it is drawing having shown the data incorporation period of a part of signal in the time domain of terrestrial digital television broadcast and terrestrial digitized voice broadcast, and the 1st and 2nd FFT sections 4 and 7.

[Drawing 3] It is drawing showing the digital-broadcasting receiver concerning the gestalt 2 of operation.

[Drawing 4] In the digital-broadcasting receiver concerning the gestalt 2 of operation, it is drawing having shown the data incorporation period of the **** FFT section 11 in a part of signal in the time domain of terrestrial digital television broadcast and terrestrial digitized voice broadcast, actuation of the symbol memory 10, and a list.

[Drawing 5] It is drawing showing the digital-broadcasting receiver concerning the gestalt 3 of operation.

[Drawing 6] In the digital-broadcasting receiver concerning the gestalt 3 of operation, it is drawing having shown the data incorporation period of the double length FFT section 16 in a part of signal in the time domain of terrestrial digital television broadcast and terrestrial digitized voice broadcast, and the list.

[Drawing 7] In the digital-broadcasting receiver concerning the gestalt 3 of operation, it is drawing showing arrangement in the frequency domain of the 2nd output signal modulated by the modulator 13, and the 1st output signal.

[Drawing 8] It is drawing showing a part of configuration of the time amount domain processing section 3 in the digital-broadcasting receiver concerning the gestalt 4 of operation.

[Drawing 9] It is the timing chart which showed the number of data of a signal and the combination of a guard interval in each transmitting mode, and an example of each time difference X at that time.

[Drawing 10] It is drawing showing a part of configuration of the time amount domain processing section 3 in the digital-broadcasting receiver concerning the gestalt 5 of operation.

[Drawing 11] It is drawing showing the details configuration of the correction value creation circuit 22.

[Drawing 12] In the digital-broadcasting receiver concerning the gestalt 5 of operation, it is drawing having shown the data incorporation period of the 1st and 2nd FFT sections 4 and 7 in a part of signal in the time domain of terrestrial digital television broadcast and terrestrial digitized voice broadcast, the delay signal with which only the period of the main signal SG delayed the input signal, the correlation signal outputted from the time domain correlation circuit 21, and the list.

[Drawing 13] It is drawing showing the digital-broadcasting receiver concerning the gestalt 6 of operation.

[Drawing 14] It is drawing showing other examples of a configuration of the digital-broadcasting receiver concerning the gestalt 6 of operation.

[Drawing 15] It is drawing showing the digital-broadcasting receiver concerning the gestalt 7 of operation.

[Drawing 16] It is drawing showing the case where the 2nd FFT incorporation period exceeds 1 symbol period.

[Drawing 17] It is drawing showing the conventional digital-broadcasting receiver.

[Drawing 18] It is drawing showing a part of signal in the time domain of terrestrial digital television broadcast and terrestrial digitized voice broadcast.

[Description of Notations]

1 Tuner, 2 A-D Converter, 3 Time Amount Domain Processing Section, 4 The 1st FFT Section, 5 Frequency domain processing and a synchronization / differential recovery section, 6 Error correction processing section, 7 The 2nd FFT section, 8 Phase compensator, 9 A synthetic circuit, 10 Symbol memory, The 11X FFT section, 13 A modulator, 14 15 A delay circuit, 18 Adder, The 16 double-length FFT section, 17 A table, 19 Symbol counter, 20a, 20b An equal comparator, 21 A time domain correlation circuit, 22 A correction value creation circuit, 23 multipliers, 24, 34a, 34b A pilot signal detection circuit, 29 A phase correction value creation circuit, 30 A transmission-line presumption filter, 31 Each carrier power arithmetic circuit.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

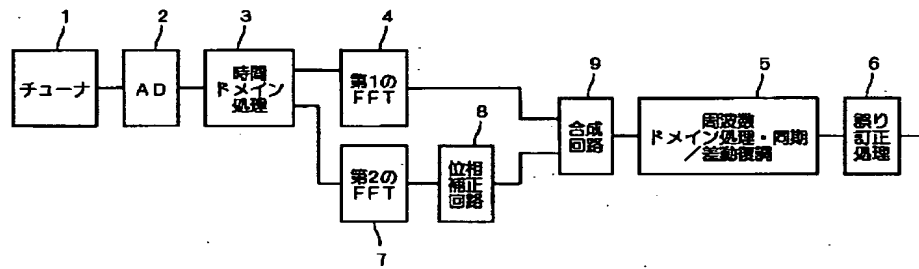
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

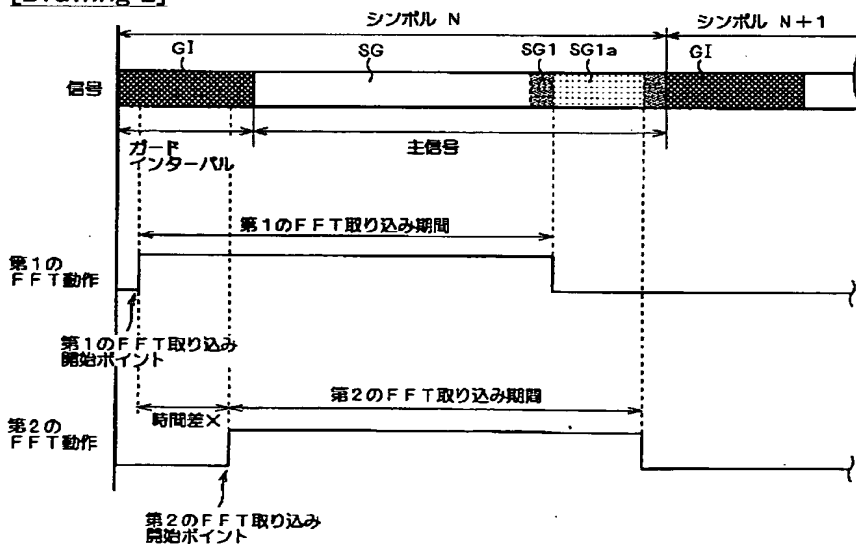
3.In the drawings, any words are not translated.

DRAWINGS

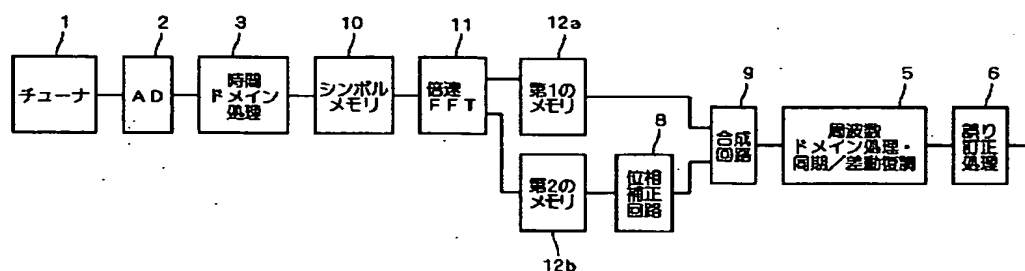
[Drawing 1]



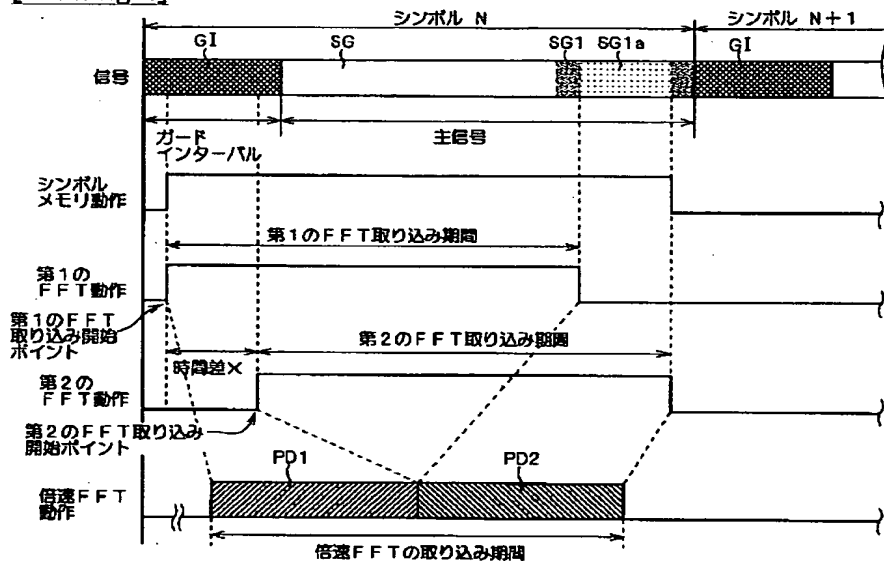
[Drawing 2]



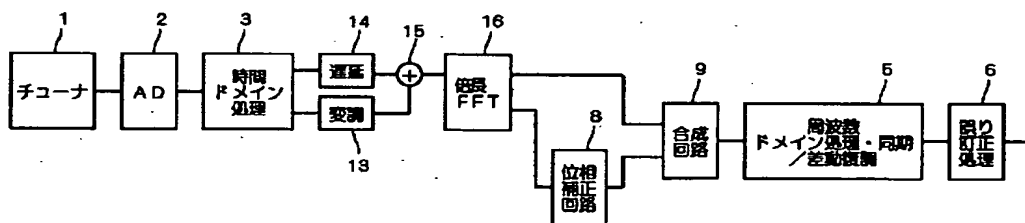
[Drawing 3]



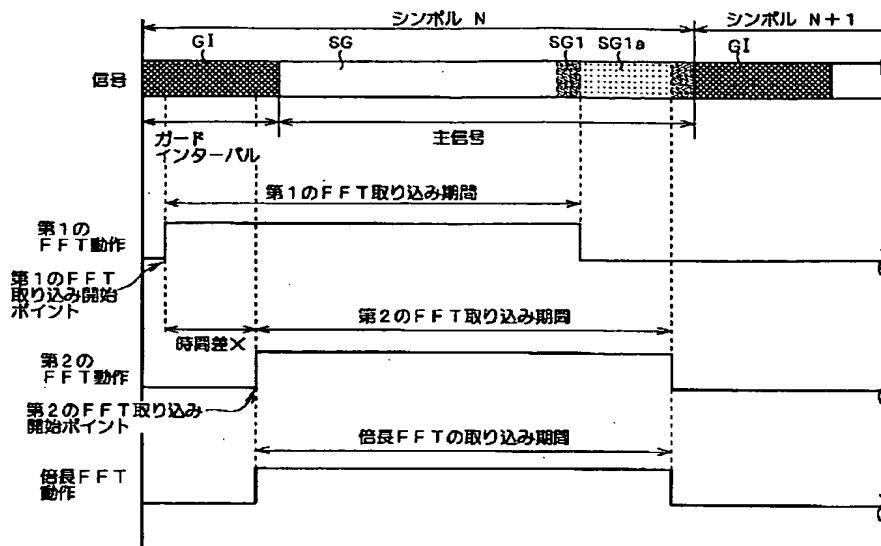
[Drawing 4]



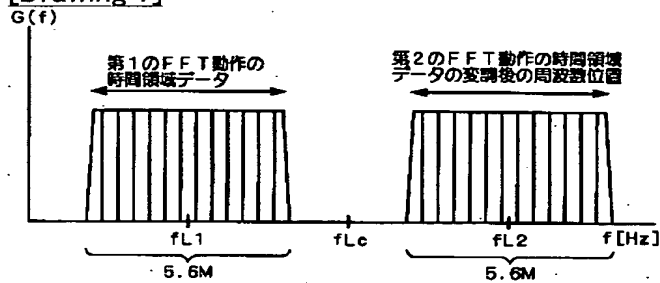
[Drawing 5]



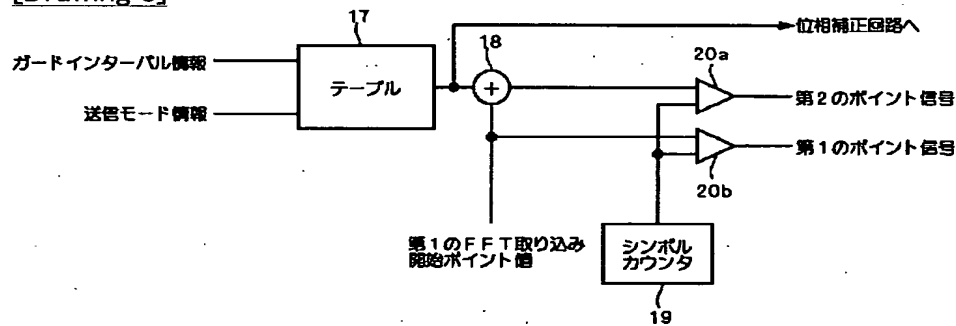
[Drawing 6]



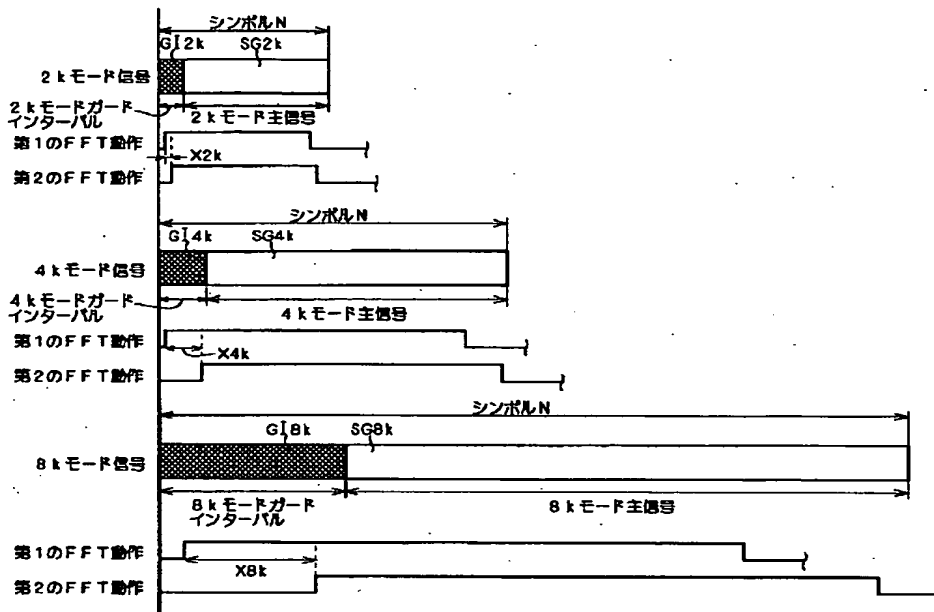
[Drawing 7]



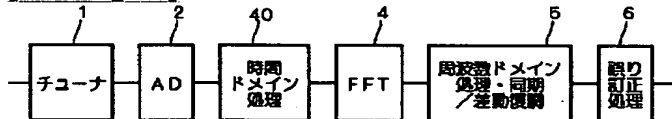
[Drawing 8]



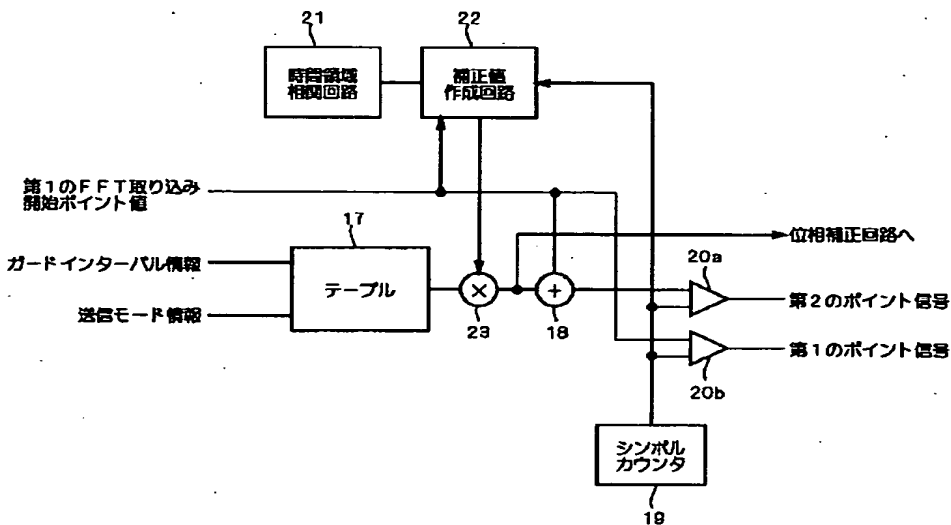
[Drawing 9]



[Drawing 17]

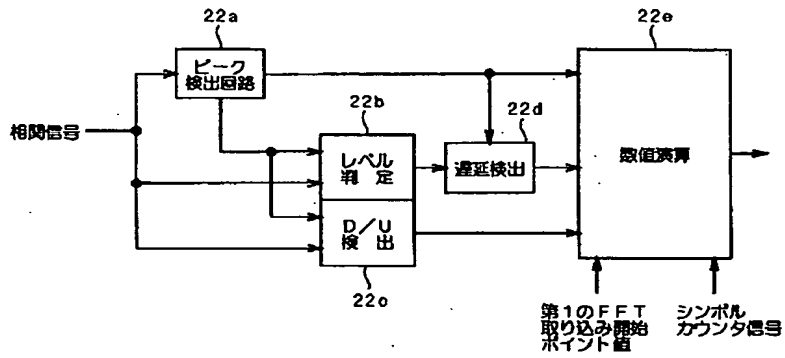


[Drawing 10]

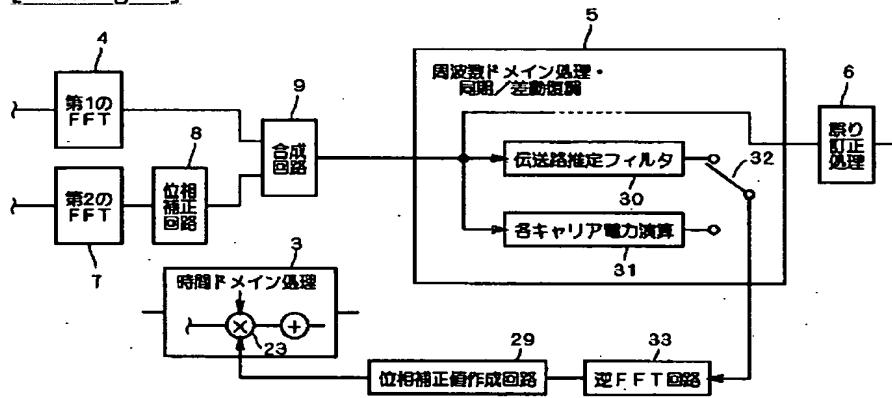


[Drawing 11]

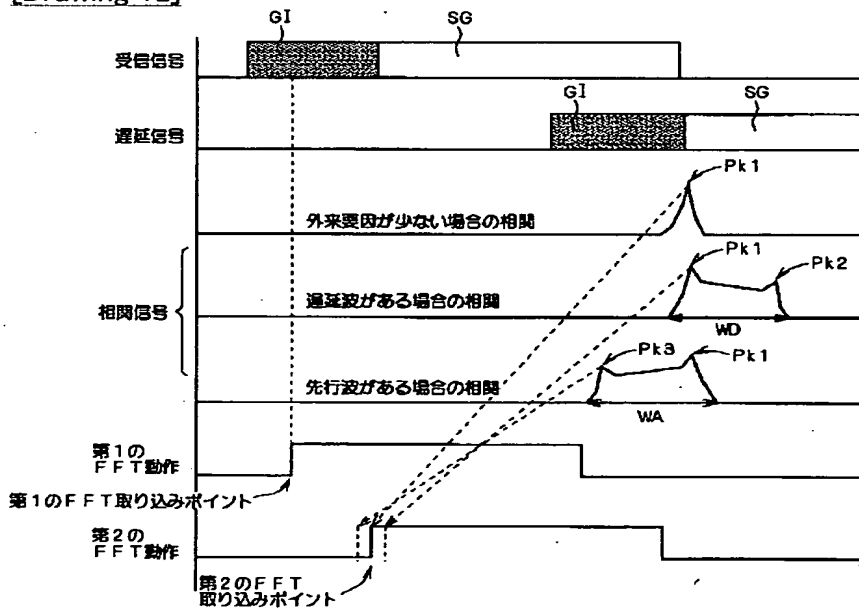
22



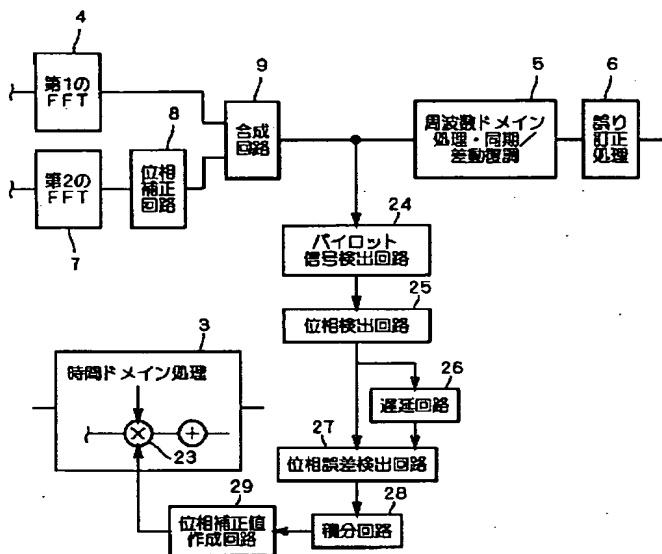
[Drawing 14]



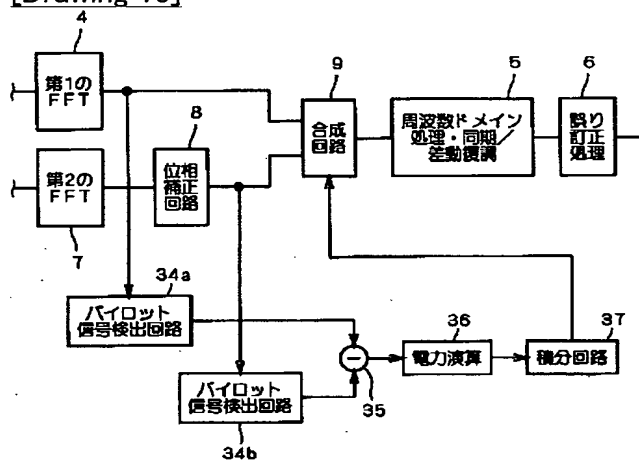
[Drawing 12]



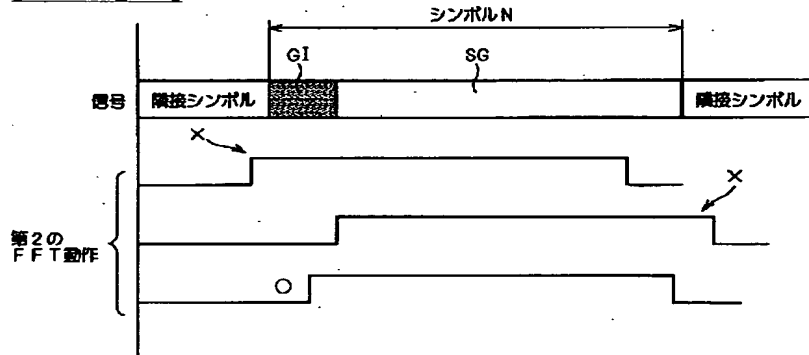
[Drawing 13]



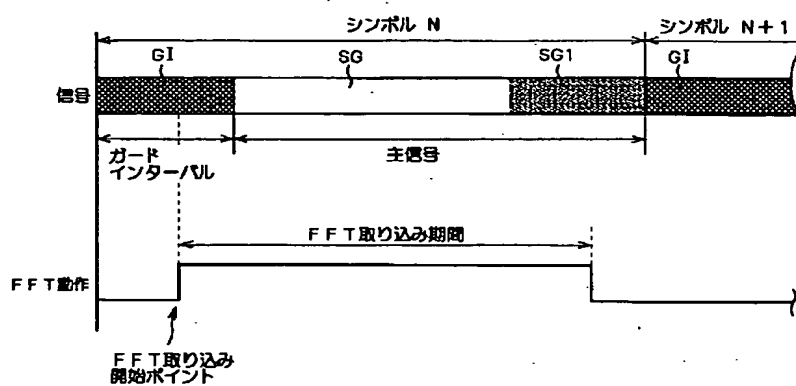
[Drawing 15]



[Drawing 16]



[Drawing 18]



[Translation done.]